

特開平11-20360

(43) 公開日 平成11年(1999) 1月26日

(51) Int.Cl. <sup>6</sup>	識別記号	F I
B 4 2 D 15/10	5 2 1	B 4 2 D 15/10 5 2 1
G 0 6 K 19/077		H 0 1 L 27/12 B
H 0 1 L 27/12		H 0 5 K 3/20 A
29/786		G 0 6 K 19/00 K
21/336		H 0 1 L 29/78 6 2 7 D

審査請求 未請求 請求項の数16 F D (全 21 頁) 最終頁に続く

(21) 出願番号 特願平9-193197

(22) 出願日 平成9年(1997) 7月3日

(71) 出願人 000002369

セイコーエプソン株式会社

東京都新宿区西新宿2丁目4番1号

(72) 発明者 井上 聡

長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

(72) 発明者 下田 達也

長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

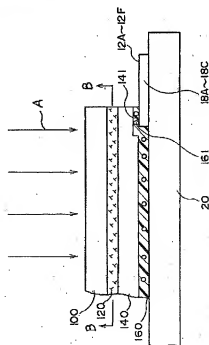
(74) 代理人 弁理士 井上 一 (外2名)

(54) 【発明の名称】 ICカード及び薄膜集積回路装置並びにそれらの製造方法

(57) 【要約】

【課題】 薄くて軽く、さらには可撓性のあるICカードを提供すること。

【解決手段】 製造用基板100上に形成された薄膜集積回路を含む被転写層140を、配線18A~18Cを有するカード基板20に転写してICカード10を製造する方法である。第1工程で、製造用基板100に光照射で剥離する分離層120を形成する。第2工程で、その分離層120上にICカードに搭載される薄膜集積回路を含む被転写層140を形成する。このとき、端子となる部分を露出させて電極露出部141とする。第3工程で、カード基板20上に配線18A~18Cを形成する。第4工程で、配線18A~18Cと電極露出部141が導通する位置関係にて、導電性接着剤160によりカード基板20上に被転写層140を接合する。第4工程で、被転写層140より製造用基板100を除去する。



【特許請求の範囲】

【請求項 1】 製造用基板上に形成された薄膜集積回路を含む被転写層を、カード基板に転写して IC カードを製造する方法であって、

前記製造用基板上に、分離層を形成する第 1 工程と、前記分離層上に、前記薄膜集積回路を含む前記被転写層を形成し、かつ、端子となる部分を露出させて電極露出部を形成する第 2 工程と、

前記カード基板上に配線パターンを形成する第 3 工程と、

前記配線パターンと前記電極露出部とが導通する位置関係にて、前記被転写層を前記カード基板に接合する第 4 工程と、

前記分離層を境にして、前記製造用基板を前記被転写層より除去する第 5 工程と、

を有することを特徴とする IC カードの製造方法。

【請求項 2】 請求項 1 において、前記第 2 工程は、前記分離層が形成された一枚の前記製造用基板上に、複数の前記被転写層を同時に形成する工程と、複数の前記被転写層を個々に切断する工程と、を含むことを特徴とする IC カードの製造方法。

【請求項 3】 請求項 2 において、前記第 2 工程は、同時に形成された複数の前記被転写層の電気的特性を検査する検査工程を有し、前記第 4 工程は、前記検査工程にて良品と判別された被転写層を前記基板上に接合する工程を含むことを特徴とする IC カードの製造方法。

【請求項 4】 請求項 1 乃至 3 のいずれかにおいて、前記第 4 工程は、前記カード基板上の複数の領域にて、それぞれ被転写層を接合する工程を有することを特徴とする IC カードの製造方法。

【請求項 5】 請求項 1 乃至 4 のいずれかにおいて、前記第 3 工程は、異方性導電膜を介在させて、前記カード基板と前記被転写層とを接合することを特徴とする IC カードの製造方法。

【請求項 6】 製造用基板上に形成された薄膜集積回路を含む被転写層を、カード基板に転写して IC カードを製造する方法であって、

前記製造用基板上に、第 1 分離層を形成する第 1 工程と、

前記分離層上に、前記薄膜集積回路を含む前記被転写層を形成する第 2 工程と、一次転写体上に接合層を介して前記被転写層を接合する第 3 工程と、

前記第 1 分離層を境にして、前記製造用基板を前記被転写層より除去し、前記被転写層の端子となる部分を露出させて電極露出部を形成する第 4 工程と、

前記カード基板上に配線パターンを形成する第 5 工程と、

前記配線パターンと前記電極露出部とが導通する位置関

係にて、前記被転写層を二次転写体である前記カード基板に接合する第 6 工程と、

を有することを特徴とする IC カードの製造方法。

【請求項 7】 請求項 6 において、前記第 3 工程では、接合層として第 2 分離層を用い、前記第 2 分離層を境にして、前記一次転写体を前記被転写層より除去する第 7 工程をさらに有することを特徴とする IC カードの製造方法。

【請求項 8】 請求項 1 乃至 7 のいずれかに記載の方法により製造された IC カード。

【請求項 9】 請求項 8 において、前記カード基板がプラスチックであることを特徴とする IC カード。

【請求項 10】 請求項 8 または 9 において、前記半導体集積回路はプログラマブル ROM を有することを特徴とする IC カード。

【請求項 11】 請求項 10 において、前記プログラマブル ROM は、1 回の書き込み可能な 1 タイム PROM であることを特徴とする IC カード。

【請求項 12】 請求項 10 において、前記プログラマブル ROM は、強誘電メモリであることを特徴とする IC カード。

【請求項 13】 請求項 10 において、前記プログラマブル ROM は EPROM であることを特徴とする IC カード。

【請求項 14】 請求項 8 乃至 13 のいずれかにおいて、前記半導体集積回路に加えて、磁気メモリを有することを特徴とする IC カード。

【請求項 15】 基板上に形成された薄膜集積回路を含む被転写層を、転写体に転写して薄膜集積回路装置を製造する方法であって、

前記基板上に、分離層を形成する工程と、前記分離層上に、前記薄膜集積回路を含む前記被転写層を形成し、かつ、端子となる部分を露出させて電極露出部を形成する工程と、

前記転写体に配線パターンを形成する工程と、前記配線パターンと前記電極露出部とが導通する位置関係にて、前記被転写層を前記転写体に接合する工程と、

前記分離層を境にして、前記基板を前記被転写層より除去する工程と、を有することを特徴とする薄膜集積回路装置の製造方法。

【請求項 16】 請求項 15 に記載の方法により製造された薄膜集積回路装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、IC カード及び薄膜集積回路装置並びにそれらの製造方法に関する。

【0002】

【背景技術及び発明が解決しようとする課題】従来より、集積回路（ＩＣ）を含むＩＣカードとして、メモリカード、Ｉ／Ｏ（入出力回路）カード、ＩＳＯ標準のカードなどが知られている。ここで、ＩＳＯ標準のカードとは、集積回路としてマイクロプロセッサ、メモリを含むＩＣカードであり、セキュリティ機能を持たせることが可能であることから、医療、金融などの用途に広く用いられている。また、メモリカードとは、集積回路としてマイクロプロセッサを含まずメモリだけを多く含むＩＣカードであり、パーソナルコンピュータ、電子楽器、ゲーム機などに用いられる携帯用の記憶装置として広く使用されている。Ｉ／Ｏカードとは、モデム、ＬＡＮ、インターネットなどの諸機能を有するＩＣカードであり、パーソナルコンピュータなどに着脱される入出力装置として広く使用されている。

【０００３】これらのＩＣカードは、まずシリコン基板を用いてＩＣを形成し、そのシリコンＩＣチップを回路基板に実装して製造されていた。従って、このＩＣカードはＩＣ製造のベースとなるシリコン基板に加えて回路基板を有するため、ＩＣカードが厚くて堅くなり、携帯性が良好でなかった。また、回路基板自体及びＩＣチップの保護層は、ＩＣチップを外力から保護するために比較的に厚く形成せざるを得ず、この点からもＩＣカードが堅くて重くなっていた。

【０００４】本発明は、上記事情に鑑みてなされたもので、その目的は、全く新規の方法を採用して、極めて薄いＩＣカード及び薄膜集積回路並びにそれらの製造方法を提供することにある。

【０００５】本発明の他の目的は、可換性に富むＩＣカードを提供することにある。

【０００６】

【課題を解決するための手段】上述した課題を解決する本発明は、以下のような構成をしている。

【０００７】請求項１の発明は、製造用基板上に形成された薄膜集積回路を含む被転写層を、カード基板に転写してＩＣカードを製造する方法であって、前記製造用基板上に、分層層を形成する第１工程と、前記分層層上に、前記薄膜集積回路を含む前記被転写層を形成し、かつ、端子となる部分を露出させて電極露出部を形成する第２工程と、前記カード基板上に配線パターンを形成する第３工程と、前記配線パターンと前記電極露出部とが導通する位置関係にて、前記被転写層を前記カード基板に接合する第４工程と、前記分層層を境にして、前記製造用基板を前記被転写層より除去する第５工程と、を有することを特徴とする。

【０００８】デバイス製造における信頼性が高い例えば石英基板などの製造用基板上に、例えば、光を吸収する特性をもつ分層層を設けておき、その製造用基板上に薄膜集積回路を含む被転写層を形成する。この被転写層をカード基板に接合した後に分層層に例えば光を照射し、

これによって、その分層層において剥離現象を生じせしめて、その分層層と製造用基板との密着性を低下させる。そして、製造用基板に力を加えて被転写層から離脱させる。これにより、被転写層がカード基板に転写されてＩＣカードが製造される。このＩＣカードは、製造用基板が除去されているので、比較的薄くかつ軽量とすることができる。しかも、カード基板自体は薄膜形成プロセスに耐える耐熱性などの制約がないため、軽量で薄いものとなることができ、それによってもＩＣカードの小型軽量化が達成される。

【０００９】請求項２の発明は、請求項１において、前記第２工程は、前記分層層が形成された一枚の前記製造用基板上に、複数の前記被転写層を同時に形成する工程と、複数の前記被転写層を個々に切断する工程と、を含むことを特徴とする。

【００１０】こうすると、被転写層の製造コストが大幅に低減する。

【００１１】このとき、請求項３に示すように、前記第２工程は、同時に形成された複数の前記被転写層の電気的特性を検査する検査工程を有し、前記第４工程は、前記検査工程にて良品と判別された被転写層を前記基板上に接合する工程を含むことが好ましい。

【００１２】こうすると、被転写層の不良に起因してＩＣカード全体が不良になる確率が大幅に低減し、歩留まりが向上する。

【００１３】請求項４に示すように、前記第３工程は、前記第１の基板上の複数の領域にて、それぞれ被転写層を接合する工程を有することができる。

【００１４】特に、半導体層が例えばアルファスシリコン、ポリシリコンと異なる複数種類の被転写層を転写する場合に有利である。

【００１５】請求項５に示すように、前記第３工程は、異方性導電膜を介在させて、前記カード基板と前記被転写層とを接合することが好ましい。

【００１６】異方性導電膜により、相隣接する配線同士がショートすることを防止できる。

【００１７】請求項６の発明は、製造用基板上に形成された薄膜集積回路を含む被転写層を、カード基板に転写してＩＣカードを製造する方法であって、前記製造用基板上に、第１分層層を形成する第１工程と、前記分層層上に、前記薄膜集積回路を含む前記被転写層を形成する第２工程と、一次転写体上に接合層を介して前記被転写層を接合する第３工程と、前記第１分層層を境にして、前記製造用基板を前記被転写層より除去し、前記被転写層の端子となる部分を露出させて電極露出部を形成する第４工程と、前記カード基板上に配線パターンを形成する第５工程と、前記配線パターンと前記電極露出部とが導通する位置関係にて、前記被転写層を二次転写体である前記カード基板に接合する第６工程と、を有することを特徴とする。

【0018】請求項6の発明によれば、製造用基板に対する被転写層の積層関係が、上下逆転せずに、二次転写体であるカード基板ににて確保される。

【0019】請求項7の発明は、請求項6において、前記第3工程では、接合層として第2分離層を用い、前記第2分離層を境にして、前記一次転写体を前記被転写層より除去する第7工程をさらに有することを特徴とする。

【0020】請求項7の発明によれば、一次転写体がICカードにとって不要である時には、これを第2分離層を介して除去することができる。

【0021】請求項8の発明は、請求項1乃至7のいずれかに記載の方法により製造されたICカードを定義している。上述したとおり、薄く軽量のICカードを提供できる。

【0022】特に、請求項9に示すように、前記カード基板をプラスチックとすると、可視性に富んだICカードを提供できる。

【0023】また、このICカードは、請求項10に示すように、転写された薄膜半導体集積回路としてプログラブルROM (Read Only Memory) を有すると、種々の用途に記憶媒体カードとして利用できる。このプログラブルROM (PROM) としては、請求項11～13に示すように、1回の書き込みが可能な1タイムPROM、強誘電メモリ、あるいは電気的に消去可能なEEPROM (Electrically Erasable PROM) などを挙げることができる。

【0024】また、請求項14に示すように、このようなPROMと併せて、あるいはPROMの代わりに、ICカードに磁気メモリを有することが好ましい。磁気メモリは記憶容量が大きい点で好ましいからである。特に、PROMと併用して磁気メモリを設けた場合、セキュリティにからむ情報は、外部磁気等によって消去されずに確実に記憶できるPROMに記憶し、それ以外の情報は、記憶容量の大きい磁気メモリに記憶させるという。

【0025】請求項15、16は、本発明がICカードに限らず、カード状以外の薄膜集積回路装置及びその製造方法にも適用できることを明確にした。

【0026】

【発明の実施の形態】次に、本発明の実施の形態について図面を参照して説明する。

【0027】(第1の実施の形態)

(ICカードの全体説明) まず、ICカードの一例について、図1を参照して説明する。

【0028】図1には、ROM (読み出し専用メモリ) カードのブロック図が示されている。図1において、カード基板上には、コネクタ12、I/O14及びROM16が設けられている。

【0029】ここで、コネクタ12は、ROMカード1

0がホストシステムのカードスロットに挿入された際に、ホストシステム側の端子に接続されるものである。このコネクタ12には、電源端子12A、グラウンド端子12B、制御用端子12C、12D、アドレス端子12E、データ端子12Fが設けられている。

【0030】また、電源端子12Aと入力回路(I/O)14及びROM16とは、配線18Aにて接続され、グラウンド端子12BとI/O14及びROM16とは、配線18Bにて接続され、残りの端子12C～12Fとコネクタ12とは配線18Cにて接続され、I/O14及びROM16間は配線18Dにて接続されている。

【0031】I/O14は、コネクタ12とROM16との間に設けられ、デコード回路、入力回路及び出力回路を含んで構成される。このROMカード10がホストシステムのカードスロットに挿入されると、電源端子12A及びグラウンド端子12Bを介して、I/O14及びROM16に電力が供給される。さらに、ホストシステムからの制御信号及びアドレス信号が、制御用端子12C、12D及びアドレス端子12Eを介してI/O14に入力されると、入力回路及びデコード回路を介して、ROM16のアドレスを指定するアドレス指定信号がROM16に供給される。そのアドレスに対応してROM16より読み出されたデータは、I/O16の出力回路及びデコード回路と、データ端子12Fを介して、ホストシステムの規格に合った仕様にROMカード10より出力される。

【0032】以下、図1に示したICカードの製造方法を、図2～図6を参照して説明する。

【0033】[工程1] 本実施の形態では、図1に示す構成要素のうち、各種端子12A～12Fと、配線18A～18Cとを、図2に示すようにカード基板20上に形成しておく。

【0034】ここで、カード基板20の材質は、プラスチックなどの合成樹脂またはガラス基板などの比較的薄い板状の絶縁基板である。図1に示すI/O14、ROM16及びそれらを接続する配線18Dは、図2に示す被転写層140中に形成され、この被転写層140がカード基板20上に転写されて、図1に示すICカードの一例であるROMカード10が製造される。

【0035】[工程2] 図3(A)に示すように、基板100上に分離層(光吸収層)120を形成する。

【0036】以下、基板100および分離層120について説明する。

【0037】①基板100についての説明

基板100は、光が透過し得る透光性を有するものであるのが好ましい。

【0038】この場合、光の透過率は10%以上であるのが好ましく、50%以上であるのがより好ましい。この透過率が低過ぎると、光の減衰(ロス)が大きくな

り、分離層120を剥離するのにより大きな光量が必要とする。

【0039】また、基板100は、信頼性の高い材料で構成されているのが好ましく、特に、耐熱性に優れた材料で構成されているのが好ましい。その理由は、例えば後述する被転写層140や中間層142を形成する際に、その種類や形成方法によってはプロセス温度が高くなる(例えば350~1000℃程度)ことがあるが、その場合でも、基板100が耐熱性に優れていれば、基板100上への被転写層140等の形成に際し、その温度条件等の成膜条件の設定の幅が広がるからである。

【0040】従って、基板100は、被転写層140の形成の際の最高温度を $T_{max}$ としたとき、歪点が $T_{max}$ 以上の材料で構成されているのが好ましい。具体的には、基板100の構成材料は、歪点が350℃以上のものが好ましく、500℃以上のものがより好ましい。このようなものとしては、例えば、石英ガラス、コーニング7059、日本電気ガラスOA-2等の耐熱性ガラスが挙げられる。

【0041】また、基板100の厚さは、特に限定されないが、通常は、0.1~5.0mm程度であるのが好ましく、0.5~1.5mm程度であるのがより好ましい。基板100の厚さが薄すぎると強度の低下を招き、厚すぎると、基板100の透過率が低い場合に、光の減衰を生じ易くなる。なお、基板100の光の透過率が高い場合には、その厚さは、前記上限値を超えるものであってもよい。なお、光を均一に照射できるように、基板100の厚さは、均一であるのが好ましい。

【0042】②分離層120の説明  
分離層120は、照射される光を吸収し、その層内および/または界面において剥離(以下、「層内剥離」、「界面剥離」と言う)を生じような性質を有するものであり、好ましくは、光の照射により、分離層120を構成する物質の原子間または分子間の結合力が消失または減少すること、すなわち、アブレーションが生じて層内剥離および/または界面剥離に至るものがよい。

【0043】さらに、光の照射により、分離層120から気体が放出され、分離効果が発現される場合もある。すなわち、分離層120に含有されていた成分が気体となって放出される場合と、分離層120が光を吸収して一瞬気体になり、その蒸気が放出され、分離に寄与する場合とがある。このような分離層120の組成としては、例えば、次のA~Eに記載されるものが挙げられる。

【0044】A. アモルファスシリコン(a-Si)  
このアモルファスシリコン中には、水素(H)が含有されている。この場合、Hの含有量は、2~20原子%程度であるのが好ましく、2~20原子%程度であるのがより好ましい。このように、水素(H)が所定量含有されていると、光の照射によって水素が放出され、分

離層120に内圧が発生し、それが上下の薄膜を剥離する力となる。アモルファスシリコン中の水素(H)の含有量は、成膜条件、例えばCVDにおけるガス組成、ガス圧、ガス雰囲気、ガス流量、温度、基板温度、投入パワー等の条件を適宜設定することにより調整することができる。

【0045】B. 酸化ケイ素又はケイ酸化合物、酸化チタンまたはチタン酸化合物、酸化ジルコニウムまたはジルコン酸化合物、酸化ランタンまたはランタン酸化合物等の各種酸化セラミックス、導電体(強誘電体)あるいは半導体

酸化ケイ素としては、 $\text{SiO}$ 、 $\text{SiO}_2$ 、 $\text{Si}_3\text{O}_5$ が挙げられ、ケイ酸化合物としては、例えば $\text{K}_2\text{SiO}_3$ 、 $\text{Li}_2\text{SiO}_3$ 、 $\text{CaSiO}_3$ 、 $\text{ZrSiO}_3$ 、 $\text{Na}_2\text{SiO}_3$ が挙げられる。

【0046】酸化チタンとしては、 $\text{TiO}$ 、 $\text{Ti}_2\text{O}_3$ 、 $\text{TiO}_2$ が挙げられ、チタン酸化合物としては、例えば、 $\text{BaTiO}$ 、 $\text{BaTiO}_2$ 、 $\text{Ba}_2\text{Ti}_2\text{O}_7$ 、 $\text{BaTiO}_4$ 、 $\text{CaTiO}_3$ 、 $\text{SrTiO}_3$ 、 $\text{PbTiO}_3$ 、 $\text{MgTiO}_3$ 、 $\text{ZrTiO}_3$ 、 $\text{SnTiO}_3$ 、 $\text{Al}_2\text{TiO}_5$ 、 $\text{FeTiO}_3$ が挙げられる。

【0047】酸化ジルコニウムとしては、 $\text{ZrO}_2$ が挙げられ、ジルコン酸化合物としては、例えば $\text{BaZrO}_3$ 、 $\text{ZrSiO}_3$ 、 $\text{PbZrO}_3$ 、 $\text{MgZrO}_3$ 、 $\text{K}_2\text{ZrO}_4$ が挙げられる。

【0048】C. PZT、PLZT、PLNZT、PBZT等のセラミックスあるいは誘電体(強誘電体)  
D. 窒化珪素、窒化アルミ、窒化チタン等の窒化物セラミックス  
E. 有機高分子材料

有機高分子材料としては、 $-\text{CH}-$ 、 $-\text{CO}-$ (ケトン)、 $-\text{CONH}-$ (アミド)、 $-\text{NH}-$ (イミド)、 $-\text{COO}-$ (エステル)、 $-\text{N}=\text{N}-$ (アゾ)、 $-\text{CH}=\text{N}-$ (シフ)等の結合(光の照射によりこれらの結合が切断される)を有するもの、特に、これらの結合を多く有するものであればいかなるものでもよい。また、有機高分子材料は、構成式中に芳香族炭化水素(1または2以上のベンゼン環またはその縮合環)を有するものであってもよい。

【0049】このような有機高分子材料の具体例としては、ポリエチレン、ポリプロピレンのようなポリオレフィン、ポリイミド、ポリアミド、ポリエステル、ポリメチルメタクリレート(PMMA)、ポリフェニレンサルファイド(PPS)、ポリエーテルスルホン(PES)、エポキシ樹脂等があげられる。

【0050】F. 金属  
金属としては、例えば、Al、Li、Ti、Mn、In、Sn、Y、La、Ce、Nd、Pr、Gd、Smまたはこれらのうちの少なくとも1種を含む合金が挙げられる。

【0051】また、分層層120の厚さは、剥離目的や分層層120の組成、層構成、形成方法等の諸条件により異なるが、通常は、1nm～20μm程度であるのが好ましく、10nm～2μm程度であるのがより好ましく、40nm～1μm程度であるのがさらに好ましい。分層層120の膜厚が小さすぎると、成膜の均一性が損なわれ、剥離にムラが生じることがあり、また、膜厚が厚すぎると、分層層120の良好な剥離性を確保するために、光のパワー（光量）を大きくする必要があるとともに、後に分層層120を除去する際に、その作業に時間がかかる。なお、分層層120の膜厚は、できるだけ均一であるのが好ましい。

【0052】分層層120の形成方法は、特に限定されず、膜組成や膜厚等の諸条件に応じて適宜選択される。たとえば、CVD（MOCVD、低圧CVD、ECR-CVDを含む）、蒸着、分子線蒸着（MB）、スパッタリング、イオンプレーティング、PVD等の各種気相成膜法、電気メッキ、浸漬メッキ（ディッピング）、無電解メッキ等の各種メッキ法、ラングミュア・プロジェクト（LB）法、スピニング、スプレーコート、ロールコート等の塗布法、各種印刷法、転写法、インクジェット法、粉末ジェット法等が挙げられ、これらのうちの2以上を組み合わせて形成することもできる。

【0053】なお、分層層120をゾルゲル法によるセラミックスで構成する場合や、有機高分子材料で構成する場合には、塗布法、特に、スピニングにより成膜するのが好ましい。

【0054】分層層120の組成がアモルファスシリコン（a-Si）の場合には、気相成長法（CVD）、特に低圧（LP）CVDが、プラズマCVD、大気圧（AP）CVD及びECRよりも優れている。

【0055】例えばプラズマCVDにより形成されたアモルファスシリコン層中には、比較的多く水素が含有される。この水素の存在により、アモルファスシリコン層をアブレーションさせ易くなるが、成膜時の基板温度が例えば350℃を越えると、そのアモルファスシリコン層より水素が放出される。

【0056】また、プラズマCVD膜は密着性が比較的に弱く、デバイス製造工程中のウェット洗浄工程にて、基板100と被転写層140とが分離される虞がある。

【0057】この点、LP-CVD膜は、水素が放出される虞が無く、しかも十分な密着性を確保できる点で優れている。

【0058】ここで、アブレーションとは、照射光を吸収した固定材料（分層層120の構成材料）が光化学的または熱的に脆化され、その表面や内部の原子または分子の結合が切断されて放出することがいい、主に、分層層120の構成材料の全部または一部が溶融、蒸散（気化）等の相変化を生じる現象として現れる。また、前記相変化によって微小な発泡状態となり、結合力が低下す

ることもある。

【0059】[工程3]次に、図3（B）に示すように、分層層120上に、被転写層（薄膜デバイス層）140を形成する。

【0060】この薄膜デバイス層140のK部分（図3（B）において1点線領域で囲んで示される部分）の拡大断面図を、図3（B）中に示す。図示されるように、薄膜デバイス層140は、例えば、SiO<sub>2</sub>膜（中間層）142上に形成されたTFT（薄膜トランジスタ）を含んで構成され、このTFTは、ポリシリコン層にn型不純物を導入して形成されたソース、ドレイン層146と、チャネル層144と、ゲート絶縁膜148と、ゲート電極150と、層間絶縁膜154と、例えばアルミニウムからなる電極152とを具備する。

【0061】ここで、この薄膜デバイス層140は、ポリシリコンTFTと接続される配線層のうち、カード基板20に形成された配線18A～18Cと接続される端部が、露出端部141として形成されている。

【0062】本実施の形態では、分層層120に接して設けられる中間層としてSiO<sub>2</sub>膜を使用しているが、Si<sub>3</sub>N<sub>4</sub>などのその他の絶縁膜を使用することもできる。SiO<sub>2</sub>膜（中間層）の厚みは、その形成目的や発揮し得る機能の程度に応じて適宜決定されるが、通常は、10nm～5μm程度であるのが好ましく、40nm～1μm程度であるのがより好ましい。中間層は、種々の目的で形成され、例えば、被転写層140を物理的または化学的に保護する保護層、絶縁層、導電層、レーザー光の遮光層、マイグレーション防止用のバリア層、反射層としての機能の内の少なくとも1つを発揮するものが挙げられる。

【0063】なお、場合によっては、SiO<sub>2</sub>膜等の中間層を形成せず、分層層120上に直接被転写層（薄膜デバイス層）140を形成してもよい。

【0064】ICカードのための薄膜素子としては、TFTの他に、例えば、薄膜ダイオードや、シリコンのP1N接合からなる光電変換素子（光センサ、太陽電池）やシリコン抵抗素子、その他の薄膜半導体デバイス、電極（例：ITO、メサ膜のような透明電極）、スイッチング素子、メモリ、圧電素子等のアクチュエータ、マイクロミラー（ピエゾ駆動セラミックス）、磁気記録薄膜ヘッド、コイル、インダクター、薄膜高導磁材料およびそれらを組み合わせたマイクロ磁気デバイス、フィルター、反射膜、ダイクロイックミラー等がある。

【0065】このような薄膜素子（薄膜デバイス）は、その形成方法との関係で、通常、比較的高いプロセス温度を経て形成される。したがって、この場合、前述したように、基板100としては、そのプロセス温度に耐え得る信頼性の高いものが必要となる。

【0066】[工程4]次に、図4に示すように、薄膜デバイス層140を、カード基板20上に導電性接着層

160を介して接着する。このとき、カード基板20上に予め形成された配線18A~18Cと、薄膜デバイス層140の露出端部141とが対向される。

【0067】導電性接着層160の好適な例としては、ACF (anisotropic conductive film:異方性導電膜) であり、配線18A~18Cと露出端部141との間には、例えばACFが配置され、基板100とカード基板20が外側から加圧され、配線18A~18Cと露出端部141とが熱圧着される。加圧により、ACFの接着剤中に含有される導電粒子161も加圧され、配線18A~18Cと露出端部141とが、加圧された導電粒子161を介して電気的に接続される。ACFを用いると、厚さ方向のみで導通が確保されるため、隣接する配線18A~18C同士または露出端部141同士がショートすることを防止できる。なお、他の導電性接着剤を用いることもでき、導電性接着層160の接着剤の材質としては、反応硬化型接着剤、熱硬化型接着剤、紫外線硬化型接着剤等の光硬化型接着剤、嫌気硬化型接着剤等の各種硬化型接着剤が挙げられる。接着剤の種類としては、例えば、エポキシ系、アクリレート系、シリコン系等、いかなるものでもよい。

【0068】前記硬化型接着剤を用いる場合、例えばカード基板20上に硬化型接着剤を塗布し、その上に被転写層(薄膜デバイス層)140を接合した後、硬化型接着剤の特性に応じた硬化方法により前記硬化型接着剤を硬化させて、被転写層(薄膜デバイス層)140とカード基板20とを接着し、固定する。

【0069】接着剤が光硬化型の場合、透明のカード基板20または光透過性の基板100の一方の外側からあるいは両外側から光を照射する。この場合、導電性接着層160中の接着剤としては、薄膜デバイス層に影響を与えない紫外線硬化型などの光硬化型接着剤が好ましい。

【0070】[工5] 次に、図5の矢印Aに示すように、基板100の裏面側から光を照射する。

【0071】この光は、基板100を透過した後に分離層120に照射される。これにより、分離層120に層内剝離および/または界面剝離が生じ、結合力が減少または消滅する。

【0072】分離層120の層内剝離および/または界面剝離が生じる原理は、分離層120の構成材料にアブレーションが生じること、また、分離層120に含まれているガス、さらには照射直後に生じる溶融、蒸散等の相変化によるものであることが推定される。

【0073】ここで、アブレーションとは、照射光を吸収した固定材料(分離層120の構成材料)が光化学的または熱的に励起され、その表面や内部の原子または分子の結合が切断されて放出することをいい、主に、分離層120の構成材料の全部または一部が溶融、蒸散(気

化)等の相変化を生じる現象としてみられる。また、前記相変化によって微小な発泡状態となり、結合力が低下することもある。

【0074】分離層120が層内剝離を生じるか、界面剝離を生じるか、またはその両方であるかは、分離層120の組成や、その他種々の要因に左右され、その要因の1つとして、照射される光の種類、波長、強度、到達深さ等の条件が挙げられる。

【0075】照射する光としては、分離層120に層内剝離および/または界面剝離を起こせるものであればいかなるものでもよく、例えば、X線、紫外線、可視光、赤外線(熱線)、レーザ光、ミリ波、マイクロ波、電子線、放射線(α線、β線、γ線)等が挙げられる。そのなかでも、分離層120の剝離(アブレーション)を生じさせ易いという点で、レーザ光が好ましい。

【0076】このレーザ光を発生させるレーザ装置としては、各種気体レーザ、固体レーザ(半導体レーザ)等が挙げられるが、エキシマレーザ、Nd-YAGレーザ、Arレーザ、CO<sub>2</sub>レーザ、COレーザ、He-N<sub>2</sub>レーザ等が好適に用いられ、その中でもエキシマレーザが特に好ましい。

【0077】エキシマレーザは、短波長域で高エネルギーを出力するため、極めて短時間で分離層120にアブレーションを生じさせることができ、よって隣接するカード基板20や基板100等に温度上昇をほとんど生じさせることなく、すなわち劣化、損傷を生じさせることなく、分離層120を剝離することができる。

【0078】また、分離層120にアブレーションを生じさせるに際して、光の波長依存性がある場合、照射されるレーザ光の波長は、100nm~350nm程度であるのが好ましい。

【0079】図7に、基板100の、光の波長に対する透過率の一例を示す。図示されるように、300nmの波長に対して透過率が急峻に増大する特性をもつ。このような場合には、300nm以上の波長の光(例えば、波長308nmのXe-CIエキシマレーザ光)を照射する。

【0080】また、分離層120に、例えばガス放出、気化、昇華等の相変化を起こさせて分離特性を与える場合、照射されるレーザ光の波長は、350から1200nm程度であるのが好ましい。

【0081】また、照射されるレーザ光のエネルギー密度、特に、エキシマレーザの場合のエネルギー密度は、10~5000mJ/cm<sup>2</sup>程度とするのが好ましく、100~5000mJ/cm<sup>2</sup>程度とするのがより好ましい。また、照射時間は、1~1000nsec程度とするのが好ましく、10~100nsec程度とするのがより好ましい。エネルギー密度が低いまたは照射時間が短いと、十分なアブレーション等が生じず、また、エネルギー密度が高いまたは照射時間が長いと、分離層

120を透過した照射光により被転写層140に悪影響を及ぼすおそれがある。

【0082】なお、レーザ光に代表される照射光は、その強度がほぼ均一となるように照射されるのであれば、照射光の照射方向は、分離層120に対し垂直な方向に限らず、分離層120に対し所定角度傾斜した方向であってもよい。

【0083】次に、図5の矢印Bに示すように、基板100に力を加えて、この基板100を分離層120から離脱させる。図5では図示されないが、この離脱後、基板100上に分離層が付着することもある。

【0084】[工程6] 次に、残存している分離層120を、例えば洗浄、エッチング、アッシング、研磨等の方法またはこれらを組み合わせた方法により除去する。これにより、図6に示すように、被転写層（薄膜デバイス層）140が、カード基板20に転写され、カード基板20上には、元々形成されていたコネクタ12、配線18A~18Cに加えて、図1に示すI/O14、ROM16及びそれらを接続する配線18Dが搭載されることになる。しかも、カード基板20と被転写層140とは、上述した配線18A~18Cと露出端子141とが導電性接着層160にて電気的に接続されている。従って、転写後に煩雑な配線作業を省力することができる。

【0085】なお、離脱した基板100にも分離層の一部が付着している場合には同様に除去する。なお、基板100が石英ガラスのような高価な材料、希少な材料で構成されている場合等には、基板100は、好ましくは再利用（リサイクル）に供される。すなわち、再利用した基板100に対し、本発明を適用することができ、有用性が高い。

【0086】以上のような各工程を経て、被転写層（薄膜デバイス層）140のカード基板20への転写が完了してROMカード10が完成する。その後、必要により、被転写層（薄膜デバイス層）140に隣接するSiO<sub>2</sub>膜の除去や、被転写層140の表面のうちコネクタ12を除く領域での保護膜の形成等を行うことができる。

【0087】本実施の形態では、被剥離物である被転写層（薄膜デバイス層）140自体を直接に剥離するのではなく、被転写層（薄膜デバイス層）140に接合された分離層120において剥離するため、被剥離物（被転写層140）の特性、条件等にかかわらず、容易かつ確実に、しかも均一に剥離（転写）することができ、剥離操作に伴う被剥離物（被転写層140）へのダメージもなく、被転写層140の高い信頼性を維持することができる。

【0088】（第2の実施の形態）第1の実施の形態にて説明したROMカードのより具体的な製造プロセスの例を、図2及び図8~図19を用いて説明する。

【0089】（工程1）本実施の形態においても、図2

に示すように、まず、カード基板20上に、コネクタ12、配線18A~18Cを形成する。

【0090】（工程2）図8に示すように、透光性基板（例えば石英基板）100上に、分離層（例えば、LPCVD法により形成されたアモルファスシリコン層）120と、中間層（例えば、SiO<sub>2</sub>膜）142と、アモルファスシリコン層（例えばLPCVD法により形成される）143とを順次に積層形成し、続いて、アモルファスシリコン層143の全面に上方からレーザ光を照射し、アニールを施す。これにより、アモルファスシリコン層143は再結晶化してポリシリコン層となる。

【0091】（工程3）続いて、図9に示すように、レーザアニールにより得られたポリシリコン層をパターンニングして、アイランド144a、144bを形成する。

【0092】（工程4）図10に示すように、アイランド144a、144bを覆うゲート絶縁膜148a、148bを、例えば、CVD法により形成する。

【0093】（工程5）図11に示すように、ポリシリコンあるいはメタル等からなるゲート電極150a、150bを形成する。

【0094】（工程6）図12に示すように、ポリイミド等からなるマスク層170を形成し、ゲート電極150bおよびマスク層170をマスクとして用い、セルフアラインで、例えばボロン（B）のイオン注入を行う。これによって、p層172a、172bが形成される。

【0095】（工程7）図13に示すように、ポリイミド等からなるマスク層174を形成し、ゲート電極150aおよびマスク層174をマスクとして用い、セルフアラインで、例えばリン（P）のイオン注入を行う。これによって、n層146a、146bが形成される。

【0096】（工程8）図14に示すように、層間絶縁膜154を形成し、選択的にコンタクトホール形成後、電極152a~152dを形成する。

【0097】（工程9）次に、図15に示すように、層間絶縁膜154上に保護膜176を形成する。このとき、アモルファスシリコン層20の露出端子22と電気的に接続される電極の端部は、保護膜176に覆われない露出端子とされる。図15では、電極152aの露出端子141を示している。

【0098】このようにして形成されたCMOS構造のTFTが、図3（B）~図6における被転写層（薄膜デバイス層）140に該当する。

【0099】（工程10）上述した被転写層140は、図16に示すように、一枚のガラス基板180に多数同時に製造することができる。そこで、このガラス基板180をグロブ装置にセットし、ガラス基板180上の各々被転写層140の露出端子141に触針をコンタクトして、各々の被転写層140の電気的特性検査を実施



する。そして、不良と判定された被転写層140にはインカーまたはスクラッチ針などにてマーキングする。

【0100】その後、ガラス基板180上の多数の被転写層140を個々にダイシングする。この際、マーキングの有無により、個々の被転写層140を、不良品と良品とに選別しておく。なお、ダイシング後に、個々の被転写層140の電気的特性検査を実施しても良い。

【0101】(工程11) 図17に示すように、カード基板20上及び露出端子141上に、ACF160を形成し、次に、図6にて説明した場合と同様に、そのACF160を介して、良品の被転写層140を貼り付け、熱と圧力とにより接着する。このとき、カード基板20上の配線18A~18Cと、被転写層140の露出端子141とは、ACF160中の導電粒子161を介して導通される。被転写層140は、カード基板20に搭載する数分だけ貼り付けることができ、本実施の形態では一つの被転写層140がカード基板20に貼り付けられる。

【0102】(工程12) 図18の矢印Aに示すように、透光性基板100の裏面から、例えば、Xe-C1エキシマレーザ光を照射する。これにより、分離層120の層内および/または界面において剥離を生じせしめる。この結果、分離層120の結合力が低下するので、この分離層120を焼として、図18の矢印Bに示すように被転写層140より基板100を引き剥がす。

【0103】さらに、分離層120をエッチングにより除去する。これにより、コネクタ12及び配線18A、18Bが形成されたカード基板20上に、図1に示すI/O14、ROM16及び配線18Dを含む被転写層140が転写される。そして、被転写層140の表面のうち、コネクタ12を除く領域に保護膜178を形成することで、図19に示すようにROMカード10が完成する。

【0104】(第3の実施の形態) この第3の実施の形態は、第1、第2の実施の形態にて説明した製造方法を用いて、図1とは異なるICカードを製造するものである。このICカードの他の例を、図20(A)~(C)を参照して説明する。

【0105】図20(A)に示すICカードは、コネクタ12と配線22とが形成されたカード基板20上に、メモリ例えば不揮発性メモリ30を有する被転写層140を転写したメモリカードである。

【0106】図20(B)に示すICカードは、コネクタ12と配線22、24とが形成されたカード基板20上に、メモリ例えば不揮発性メモリ30、CPU40及びそれらを接続する配線44を有する被転写層140を転写したものである。

【0107】図20(C)では、被転写層140が、図20(B)の構成要素に加えて、I/O50と、I/O50及びメモリ30とを接続する配線32と、I/O50

及びCPU40とを接続する配線42とを有している。この場合、カード基板20上には、コネクタ12と、そのコネクタ12及びI/O50とを接続する配線26が形成され、そのカード基板20上に被転写層140が転写されている。

【0108】この他、被転写層140としてI/Oのみを搭載しても良い。

【0109】このように、被転写層140に内蔵される回路及び配線を変えることで、種々のICカードを製造することができる。

【0110】(第4の実施の形態) この第4の実施の形態は、2種以上の被転写層をカード基板20上に転写して、ICカードを製造するものである。この種のICカードの例を図21(A)(B)を参照して説明する。

【0111】図21(A)に示すICカードは、カード基板20上に、第1、第2の被転写層140、400を転写して製造される。

【0112】第1の被転写層140は上述した第1、第2の実施の形態にて説明した製造方法により製造されるものである。この被転写層140は、上述したメモリ30、CPU40及びI/O50に加えて、表示駆動回路60を有している。これらは、上述したポリシリコンTFTを能動素子として構成できる。また、この被転写層140はさらに、メモリ30と表示駆動回路60とを接続する配線34と、CPU40と表示駆動回路60とを接続する配線46とを含んでいる。

【0113】一方、第2の被転写層400は、表示部例えば液晶表示部70を含んでいる。この液晶表示部70の各画素に設けられたスイッチング素子は、例えばアモルファスシリコンTFTにて形成することができる。各画素は、スイッチング素子に接続された画素電極と、スイッチング素子を介して印加された電圧を保持する保持容量とを有する。カード基板20がガラス基板等の透光性を有するのであれば、画素電極はITOなどの透明電極からなり、液晶表示部70は透過型液晶表示部となる。一方、この液晶表示部を反射型液晶表示部とするには、画素電極を金属からなる反射電極とすればよい。また、カード基板20がプラスチックなどの光を透過しにくい材質であれば、液晶表示部70は反射型液晶表示部となる。この場合、画素電極を上述のように反射電極とすると、あるいはカード基板20上に予め反射層を形成し、その上に被転写層となるTFTおよび透明画素電極を転写して構成する、などとするればよい。

【0114】このように、第1、第2の被転写層140、400は、この第3の実施の形態では、各被転写層の半導体素子の半導体層の材質が異なる。もちろん、液晶表示部70のスイッチング素子をポリシリコンTFTとすれば、一つの被転写層中に液晶表示部70を含めることができる。ただし、画素のスイッチング素子としては、リーク電流が小さく、さほど移動度が高く求

められないアモルファスシリコンTFTを好適に使用することができる。

【0115】この第1、第2の被転写層140、400が転写されるカード基板20上には、図20(C)と同じコネクタ12及び配線26が形成されていることに加えて、第1、第2被転写層140、400間を接続する配線28が形成される。

【0116】次に、図21(B)に示すICカードは、図21(A)に示す構成要素に加えて、さらに電池例えば太陽電池80を搭載している。こうすると、メモリ30に例えばSRAMなどの揮発性メモリを用いても、それを常時バックアップすることができる。太陽電池80は例えばアモルファスシリコン太陽電池にて構成できる。従って、この太陽電池80の領域を第3の被転写層600として、カード基板20に転写するようにしている。この場合、カード基板20には、図21(A)に示すコネクタ12及び配線26、28に加えて、第3の被転写層600を第1、第2被転写層140、400と接続するための配線29が形成される。

【0117】(第5の実施の形態) 本実施の形態は、図22に示すように、転写体であるカード基板20上に、図21(A)に示す第1の被転写層140と、図21(A)に示す第2の被転写層400とを転写して、ICカードを製造するものである。このとき、カード20上には予めコネクタ12及び配線26、29が形成されており、第1、第2の被転写層140、400は、配線26、29と導通するようにして転写される。

【0118】以下、図22に示すICカードの製造方法について、図23～図29を参照して説明する。なお、第1の被転写層140については、第2の実施の形態にて説明したものと回路構成が相違するのみで、第2の実施の形態にて説明した被転写層140の製造方法をそのまま利用できる。以下、第2の被転写層400を用いた液晶表示部70の製造方法について説明する。なお、この第5の実施の形態に用いる部材のうち、第2の実施の形態にて用いた部材と同一機能を有する部材については、同一符号を付してその説明を省略する。

【0119】(工程1) 図23は、液晶表示部80の元となるアモルファスシリコンTFTを含む第2の被転写層400の製造工程を示している。ここで、第2の被転写層400とは、ゲート電極540、ゲート絶縁膜542、チャンネルとなるアモルファスシリコン層544、チャンネル保護膜546、ソース・ドレインとなるn<sup>+</sup>アモルファスシリコン層548、550、ソース電極552、ドレイン電極554、画素電極556、パッシベーション膜558及び後述する中間層559である。なお、本実施の形態では反射型液晶表示部を採用し、画素電極556を金属にて形成した。

【0120】この第2の被転写層400は、カード基板20上に直接に形成するのではなく、第2の被転写層400

の製造のためにのみ用いる基板例えば透明基板402上に形成される。この透明基板402は、第2の被転写層400を形成するための最高プロセス温度に耐える耐熱性を有する。

【0121】また、図23では、透明基板400上に例えばアモルファスシリコンにて形成された第1分離層404を形成している。この第1分離層404は、第2の実施の形態における分離層120と同様に機能するものである。

【0122】本実施の形態ではさらに、第1分離層404上に接して設けられる中間層559を設けている。中間層559として、SiO<sub>2</sub>、Si<sub>3</sub>N<sub>4</sub>などの絶縁膜を使用している。SiO<sub>2</sub>膜(中間層)の厚みは、その形成目的や発揮し得る機能の程度に応じて適宜決定されるが、通常は、10nm～5μm程度であるのが好ましく、40nm～1μm程度であるのがより好ましい。中間層は、種々の目的で形成され、例えば、第2の被転写層400を物理的または化学的に保護する保護層、絶縁層、導電層、レーザー光の遮光層、マイグレーション防止用のバリア層、反射層としての機能の内の少なくとも1つを発揮するものが挙げられる。

【0123】なお、場合によっては、SiO<sub>2</sub>膜等の中間層を形成せず、第1分離層404上に直接ゲート電極540、ゲート絶縁膜542などを形成してもよい。

【0124】本実施の形態ではさらに、中間層559及び第1分離層404にコンタクトホール553を形成し、ソース電極材料を該コンタクトホール553に充填し、後に第1分離層404より下層が除去された露に露出する露出端部522を形成している。なお、ゲート電極540の露出端部522(図示せず)は、中間層559に設けられるコンタクトホールにゲート電極材料を充填することで形成される。

【0125】(工程2) 次に、図24に示すように、被転写層400上に、第2分離層として例えば熱溶融性接着層410を形成する。このとき、アモルファスシリコンTFTの表層に生じていた段差が、熱溶融性接着剤410により平坦化される。

【0126】この熱溶融性接着層410として、薄膜素子への不純物(ナトリウム、カリウムなど)汚染の虞が少ない、例えばブルーワックス(商品名)などのエレクトロンワックスを挙げることができる。

【0127】(工程3) さらに、図24に示すように、第2分離層である熱溶融性接着層410の上に、一次転写体420を接着する。この一次転写体420は、第2の被転写層400の製造後に接着されるものである。第2の被転写層400の製造時のプロセス温度などに対する制約はなく、常温時に保型性さえあればよい。本実施の形態ではガラス基板、合成樹脂など、比較的安価で保型性のある材料を用いている。

【0128】(工程4) 次に、図25の矢印Aに示すよ

うに、透明基板402の裏面側から光を照射する。

【0129】この光は、透明基板402を透過した後、第1分離層404に照射される。これにより、第1分離層404に層内剝離および/または界面剝離が生じ、結合力が減少または消滅する。

【0130】次に、図25の矢印Bに示すように、透明基板402に力を加えて、この基板402を第1分離層404から離脱させる。

【0131】(工程5) 次に、被転写層400の下面に残存している第1分離層404を、例えば洗浄、エッチング、アッシング、研磨等の方法またはこれらを組み合わせる方法により除去する。これにより、図26に示すように、第2の被転写層(薄膜バイス層)400が、一次転写体420に一次転写されたことになる。このとき、ソース電極552の一部は、コンタクトホール553を介して露出して、露出端部522が形成される。ゲート電極540の一部も同様に露出される。

【0132】なお、離脱した透明基板402にも第1分離層404の一部が付着している場合には同様に除去する。なお、基板402が石英ガラスのような高価な材料、希少な材料で構成されている場合には、基板402は、好ましくは再利用(リサイクル)に供される。すなわち、再利用したい基板402に対し、本発明を適用することができ、有用性が高い。

【0133】(工程6) 次に、図27に示すように、第2の被転写層400を、カード基板20上に導電性接着層430を介して接着する。このとき、カード基板20上に予め形成された配線29と、第2の被転写層400の露出端部522とが対向される。

【0134】導電性接着層430としては、第2の実施の形態と同様にACFを用い、露出端部522と配線29とは、その間に挟まれて加熱加圧される導電粒子431を介して電気的に接続される。

【0135】なお、二次転写体として機能するカード基板20は、平板であっても、湾曲部であってもよい。また、二次転写体であるカード基板20は、第2の被転写層400を形成するための基板402に比べ、耐熱性、耐食性等の特性が劣るものであってもよい。その理由は、基板402側に第2の被転写層400を形成し、その後、第2の被転写層400を二次転写体であるカード基板20に転写するため、このカード基板20に要求される特性、特に耐熱性は、第2の被転写層400の形成の際の温度条件等に依存しないからである。この点は、一次転写体420についても同様である。

【0136】したがって、第2の被転写層400の形成の際の最高温度を $T_{max}$ としたとき、一次、二次転写体420、20の構成材料として、ガラス転移点( $T_g$ )または軟化点 $T_{max}$ 以下のものを用いることができる。例えば、一次、二次転写体420、20は、ガラス転移点( $T_g$ )または軟化点が好ましくは800℃以下

で、より好ましくは500℃以下、さらに好ましくは320℃以下の材料で構成することができる。

【0137】(工程7) 次に、熱溶融性樹脂層410を熱により溶融させ、この熱溶融性樹脂層410を境にして、被転写層400を一次転写体420より引き剥がす。さらに、TFTの下面に残存している熱溶融性樹脂層410を、例えば有機溶剤により除去する。これにより、図28の右側に示すように、第2の被転写層400が二次転写体であるカード基板20に転写される。この図28の右側の状態は、図23に示す基板402及び第1分離層404を、二次転写体であるカード基板20及び導電性接着層430に置き換えたものと同じとなる。従って、TFTの製造工程に用いた基板402に対する第2の被転写層400の積層関係が、二次転写体であるカード基板20上にて確保される。このため、画素電極556が露出され、アクティブマトリクス基板として利用できる。

【0138】なお、ICカードとして一次転写体があっても不都合でない場合には、特に一次転写体がプラスチックなどである場合には、一次転写体を必ずしも引き剥がす必要はない。この場合には、第2分離層140は後に分離する必要がないことから、接合層として機能するものであればよい。

【0139】(工程8) 次に、図28の左側に示すように、図21(A)の各種回路及び配線が形成された第1の被転写層140を、カード基板20上に導電性接着層440を介して接着する。このとき、カード基板20上に予め形成された配線26、29(図28では配線26は図示せず)と、第1の被転写層140の露出端部141とが対向される。

【0140】導電性接着層440としてACFを用い、露出端部141と配線26、29とは、その間に挟まれて加熱加圧される導電粒子441を介して電気的に接続される。

【0141】(工程9) 図28の左側に示すように、基板100の裏面から、例えば、Xe-C1エキシマレーザー光を照射する。これにより、分離層120の層内および/または界面において剝離を生じさせる。この結果、分離層120の結合力が低下するので、この分離層120を境として、第1の被転写層140より基板100を引き剥がす。

【0142】さらに、分離層120をエッチングにより除去する。これにより、図21(A)に示すように、カード基板20上に、かつ配線26、29と導通された状態にて、第1、第2の被転写層140、400が転写される。

【0143】(工程10) 最後に、このアクティブマトリクス層として機能する第2の被転写層400を用いて、液晶表示部70を製造する。この際、図29の通り、アクティブマトリクス層である第2の被転写層400

0と、共通透明電極232が形成された対向基板230とがシール材234により貼り合わされて、その間に液晶236を封入する封入工程が実施される。この際、予め、第2の被転写層400の表面に配向膜を形成して配向処理が施される。対向基板230も同様に、透明共通電極232の表面が配向処理されている。

【0144】この後、対向基板230表面に偏光板を取り付け、カード基板230の液晶表示部70以外の表面を保護膜で覆って、ICカードが完成する。

【0145】なお、第5の実施の形態では、第2の被転写層400を2度転写によりカード基板20上に転写したが、第1の被転写層140の場合と同様に1度転写で行うことも可能である。このとき、1度転写により画素電極が露出するように構成すればよい。

【0146】また、画素電極556は、被転写層400が転写された後に、TFTに接続するように形成してもよい。

【0147】また、液晶表示部70は必ずしもアクティブマトリクス型液晶表示装置に限らず、数字、キャラクタなどの定型パターンを表示するものでもよい。

【0148】以上、本発明をICカードに適用したものについて説明したが、本発明は必ずしもICカードに限らず、同様な製造方法により製造されるカード状でない薄膜集積回路装置にも適用できる。

【0149】

【実施例】次に、被転写層140の製造に関する具体的な実施例について説明する。

【0150】（実施例1）縦50mm×横50mm×厚さ1.1mmの石英基板（軟化点：1630℃、歪点：1070℃、エキシマレーザの透過率：ほぼ100%）を用意し、この石英基板の片面に、分離層（レーザ光吸収層）として非晶質シリコン（a-Si）膜を低圧CVD法（Si<sub>2</sub>H<sub>6</sub>ガス、425℃）により形成した。分離層の膜厚は、100nmであった。

【0151】次に、分離層上に、中間層としてSiO<sub>2</sub>膜をECR-CVD法（SiH<sub>4</sub>+O<sub>2</sub>ガス、100℃）により形成した。中間層の膜厚は、200nmであった。

【0152】次に、中間層上に、被転写層として膜厚50nmの非晶質シリコン膜を低圧CVD法（Si<sub>2</sub>H<sub>6</sub>ガス、425℃）により形成し、この非晶質シリコン膜にレーザ光（波長308nm）を照射して、結晶化させ、ポリシリコン膜とした。その後、このポリシリコン膜に対し、所定のパターンニングを施し、薄膜トランジスタのソース・ドレイン・チャネルとなる領域を形成した。この後、1000℃以上の高温によりポリシリコン膜表面を熱酸化してゲート絶縁膜SiO<sub>2</sub>を形成した後、ゲート絶縁膜上にゲート電極（ポリシリコンにMo等の高融点金属が積層形成された構造）を形成し、ゲート電極をマスクとしてイオン注入することによって、自己整合

的（セルフアライン）にソース・ドレイン領域を形成し、薄膜トランジスタを形成した。この後、必要に応じて、ソース・ドレイン領域に接続される電極及び配線、ゲート電極につながる配線が形成される。これらの電極や配線にはA1が使用されるが、これに限定されるものではない。また、後工程のレーザ照射によりA1の溶融が心配される場合は、A1よりも高融点の金属（後工程のレーザ照射により溶融しないもの）を使用してもよい。最後にパッシベーション膜を形成し、その際ソース線、ゲート線の端部を露出させた。

【0153】次に、前記薄膜トランジスタの上に、導電性接着剤を塗布しさらにその塗膜に、転写体としてプラスチック製カード基板を接合した。カード基板には予め配線パターンが形成され、その配線パターンとの導通を取るために、予め位置合わせした後に接合した。

【0154】次に、Xe-CIエキシマレーザ（波長：308nm）を石英基板側から照射し、分離層に剥離（層内剥離および界面剥離）を生じさせた。照射したXe-CIエキシマレーザのエネルギー密度は、250mJ/cm<sup>2</sup>、照射時間は、20nsecであった。なお、エキシマレーザの照射は、スポットビーム照射とラインビーム照射とがあり、スポットビーム照射の場合は、所定の単位領域（例えば8mm×8mm）にスポット照射していく。また、ラインビーム照射の場合は、所定の単位領域（例えば378mm×0.1mmや378mm×0.3mm（これらはエネルギーの90%以上が得られる領域））を同じくしていく。

【0155】この後、石英基板とカード基板（転写体）とを分離層において引き剥がし、石英基板上に形成された薄膜トランジスタおよび中間層を、カード基板側に転写した。

【0156】その後、カード基板側の中間層の表面に付着した分離層を、エッチングや洗浄またはそれらの組み合わせにより除去した。また、石英基板についても同様の処理を行い、再使用に供した。

【0157】（実施例2）分離層を、H（水素）を20at%含有する非晶質シリコン膜とした以外は実施例1と同様にして、薄膜トランジスタの転写を行った。

【0158】なお、非晶質シリコン膜中のH量の調整は、低圧CVD法による成膜時の条件を適宜設定することにより行った。

【0159】（実施例3）分離層を、スピコートによりゾルゲル法で形成したセラミックス薄膜（組成：PbTiO<sub>3</sub>、膜厚：200nm）とした以外は実施例1と同様にして、薄膜トランジスタの転写を行った。

【0160】（実施例4）分離層を、スパッタリングにより形成したセラミックス薄膜（組成：BaTiO<sub>3</sub>、膜厚：400nm）とした以外は実施例1と同様にして、薄膜トランジスタの転写を行った。

【0161】（実施例5）分離層を、レーザアブレーション

シオン法により形成したセラミックス荷膜（組成：Pb（Zr, Ti）O<sub>3</sub>（PZT）、膜厚：50nm）とした以外は実施例1と同様にして、薄膜トランジスタの転写を行った。

【0162】（実施例6）分離層を、スピコートにより形成したポリイミド膜（膜厚：200nm）とした以外は実施例1と同様にして、薄膜トランジスタの転写を行った。

【0163】（実施例7）分離層を、スピコートにより形成したポリフェニレンサルファイド膜（膜厚：200nm）とした以外は実施例1と同様にして、薄膜トランジスタの転写を行った。

【0164】（実施例8）分離層を、スパッタリングにより形成したAl<sub>2</sub>O<sub>3</sub>（膜厚：300nm）とした以外は実施例1と同様にして、薄膜トランジスタの転写を行った。

【0165】（実施例9）照射光として、Kr-Fエキシマレーザ（波長：248nm）を用いた以外は実施例2と同様にして、薄膜トランジスタの転写を行った。なお、照射したレーザのエネルギー密度は、250mJ/cm<sup>2</sup>、照射時間は、20nsecであった。

【0166】（実施例10）照射光として、Nd-YAIGレーザ（波長：1068nm）を用いた以外は実施例2と同様にして薄膜トランジスタの転写を行った。なお、照射したレーザのエネルギー密度は、400mJ/cm<sup>2</sup>、照射時間は、20nsecであった。

【0167】（実施例11）被転写層として、高温プロセス1000℃によるポリシリコン膜（膜厚80nm）の薄膜トランジスタとした以外は実施例1と同様にして、薄膜トランジスタの転写を行った。

【0168】（実施例12）転写体として、ポリカーボネート（ガラス転移点：130℃）製の透明基板を用いた以外は実施例1と同様にして、薄膜トランジスタの転写を行った。

【0169】（実施例13）転写体として、AS樹脂（ガラス転移点：70～90℃）製の透明基板を用いた以外は実施例2と同様にして、薄膜トランジスタの転写を行った。

【0170】（実施例14）転写体として、ポリメチルメタクリレート（ガラス転移点：70～90℃）製の透明基板を用いた以外は実施例3と同様にして、薄膜トランジスタの転写を行った。

【0171】（実施例15）転写体として、ポリエチレンテレフタレート（ガラス転移点：67℃）製の透明基板を用いた以外は、実施例5と同様にして、薄膜トランジスタの転写を行った。

【0172】（実施例16）転写体として、高密度ポリエチレン（ガラス転移点：77～90℃）製の透明基板を用いた以外は実施例6と同様にして、薄膜トランジスタの転写を行った。

（実施例17）転写体として、ポリアミド（ガラス転移点：145℃）製の透明基板を用いた以外は実施例9と同様にして、薄膜トランジスタの転写を行った。

【0173】（実施例18）転写体として、エポキシ樹脂（ガラス転移点：120℃）製の透明基板を用いた以外は実施例10と同様にして、薄膜トランジスタの転写を行った。

【0174】（実施例19）転写体として、ポリメチルメタクリレート（ガラス転移点：70～90℃）製の透明基板を用いた以外は実施例11と同様にして、薄膜トランジスタの転写を行った。

【0175】実施例1～19について、それぞれ、転写された薄膜トランジスタの状態を肉眼と顕微鏡とで視視察したところ、いずれも、欠陥やムラがなく、均一に転写がなされていた。

【0176】以上述べたように、本発明では、転写技術を用いることで、製造時に使用した基板の制約を受けずに、カード基板を選択でき、薄くて軽量のICカードなどの薄膜集積回路装置、さらには可搬性のあるICカードを提供できる。

【0177】

【図面の簡単な説明】

【図1】本発明の第1の実施の形態に係るICカードを概略的に示す平面図である。

【図2】本発明のICカードの製造方法の第1、第2の実施の形態における第1の工程を示す断面図である。

【図3】（A）（B）は、本発明のICカードの製造方法の第1の実施の形態における第2、第3の工程を示す断面図である。

【図4】本発明のICカードの製造方法の第1の実施の形態における第4の工程を示す断面図である。

【図5】本発明のICカードの製造方法の第1の実施の形態における第5の工程を示す断面図である。

【図6】本発明のICカードの製造方法の第1の実施の形態における第6の工程を示す断面図である。

【図7】図3の基板のレーザ光の波長に対する透過率の変化を示す図である。

【図8】本発明のICカードの製造方法の第2の実施の形態における第2の工程を示す断面図である。

【図9】本発明のICカードの製造方法の第2の実施の形態における第3の工程を示す断面図である。

【図10】本発明のICカードの製造方法の第2の実施の形態における第4の工程を示す断面図である。

【図11】本発明のICカードの製造方法の第2の実施の形態における第5の工程を示す断面図である。

【図12】本発明のICカードの製造方法の第2の実施の形態における第6の工程を示す断面図である。

【図13】本発明のICカードの製造方法の第2の実施の形態における第7の工程を示す断面図である。

【図14】本発明のICカードの製造方法の第2の実施

の形態における第8の工程を示す断面図である。

【図15】本発明のICカードの製造方法の第2の実施の形態における第9の工程を示す断面図である。

【図16】被転写層が多数同時に形成される半導体ウエハを用いて検査工程、ダイシング工程を実施する第10工程を説明するための図である。

【図17】本発明のICカードの製造方法の第2の実施の形態における第11の工程を示す断面図である。

【図18】本発明のICカードの製造方法の第2の実施の形態における第12の工程を示す断面図である。

【図19】本発明のICカードの製造方法の第2の実施の形態における第13の工程を説明するための図である。

【図20】(A)～(C)は、本発明の第3の実施の形態に係るICカードを概略的に示す平面図である。

【図21】(A)、(B)は、本発明の第4の実施の形態に係るICカードを概略的に示す平面図である。

【図22】本発明の第5の実施の形態に係るICカードを概略的に示す平面図である。

【図23】本発明のICカードの製造方法の第5の実施の形態における第1の工程を示す断面図である。

【図24】本発明のICカードの製造方法の第5の実施の形態における第2、3の工程を示す断面図である。

【図25】本発明のICカードの製造方法の第5の実施の形態における第4の工程を示す断面図である。

【図26】本発明のICカードの製造方法の第5の実施の形態における第5の工程を示す断面図である。

【図27】本発明のICカードの製造方法の第5の実施の形態における第6の工程を示す断面図である。

【図28】本発明のICカードの製造方法の第5の実施の形態における第7～9の工程を示す断面図である。

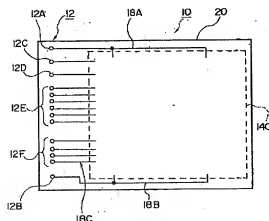
【図29】本発明のICカードの製造方法の第5の実施

の形態における第10の工程を示す断面図である。

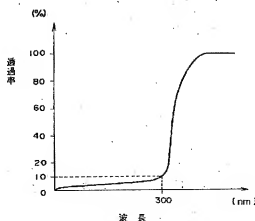
【符号の説明】

- 10 ICカード
- 12 端子
- 14 I/O
- 16 ROM
- 18A～18D 配線
- 20 カード基板
- 22～29 配線
- 30 メモリ
- 32, 34 配線
- 40 CPU
- 43, 44, 46 配線
- 50 I/O
- 60 表示駆動回路
- 70 表示部
- 80 太陽電池
- 100 基板(製造用基板)
- 120 分離層(レーザー吸収層)
- 140 被転写層(第1の被転写層)
- 141 露出端部(電極露出部)
- 160, 430, 440 導電性接着層
- 220 液晶
- 230 対向基板
- 300 転写基板
- 400 第2の被転写層
- 402 製造用基板
- 410 第2分離層
- 420 一次転写体
- 556 画素電極
- 559 第1分離層

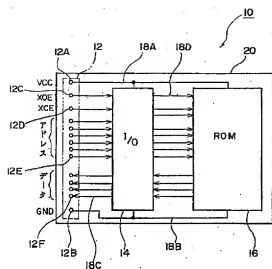
【図2】



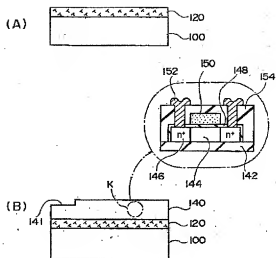
【図7】



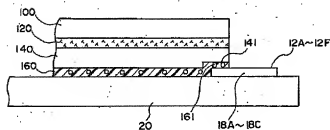
【図1】



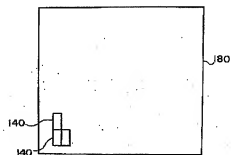
【図3】



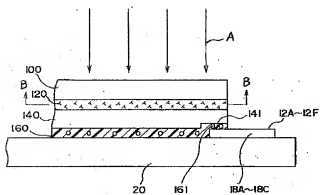
【図4】



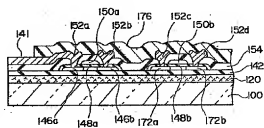
【図16】



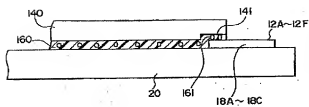
【図5】



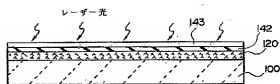
【図15】



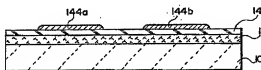
【図6】



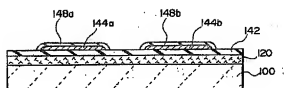
【図8】



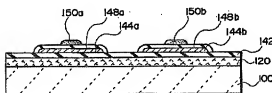
【図9】



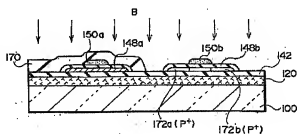
【図10】



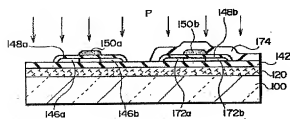
【図11】



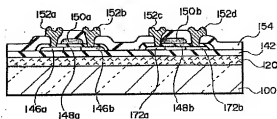
【図12】



【図13】

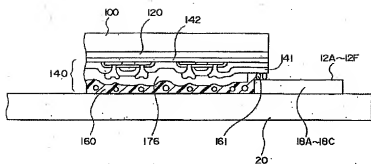


【図14】

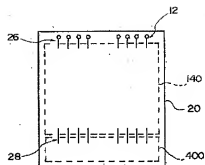




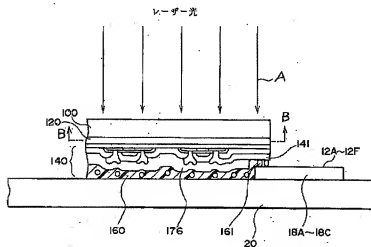
【図17】



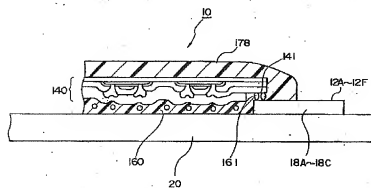
【図22】



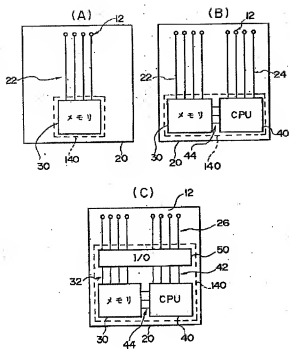
【図18】



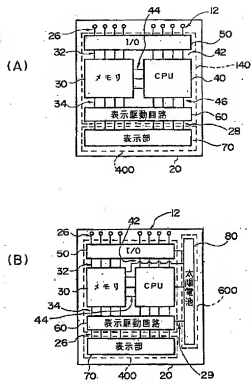
【図19】



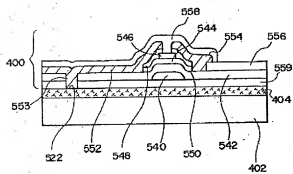
【図20】



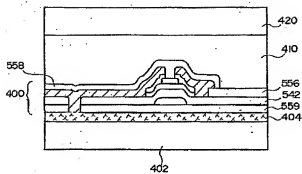
【図21】



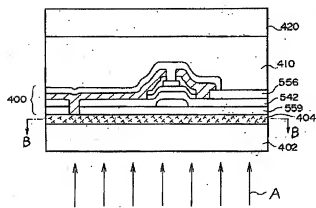
【図23】



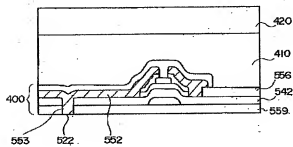
【圖 2 4】



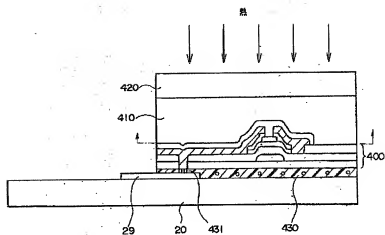
【圖 2 5】



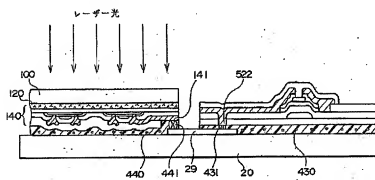
【圖 2 6】



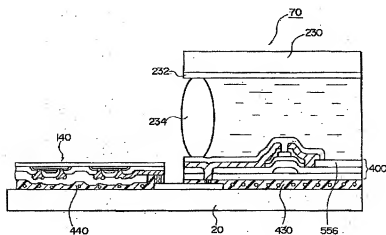
【図 2 7】



【図 2 8】



【図 2 9】



フロントページの続き

(51) Int. Cl.<sup>6</sup>

H 0 5 K 3/20

識別記号

F I

(19) Japan Patent Office (JP)

(12) Publication of Patent Application (A)

(11) Publication Number: 11-020360

(43) Date of Publication: January 26, 1999

5	(51) Int.Cl. <sup>6</sup>	Identification Code	FI		
	B42D 15/10	521	B42D 15/10		521
	G06K 19/077		H01L 27/12		B
	H01L 27/12		H05K 3/20		A
	29/786		G06K 19/00		K
10	21/336		H01L 29/78		627D

Request for Examination: Not requested

The Number of Claims: 16 FD (21 pages in total)

*Continued on the last page*

(21) Application Number: 09-193197

15 (22) Date of Filing: July 3, 1997

(71) Applicant: 000002369

SEIKO EPSON CORPORATION

2-4-1 Nishi Shinjuku, Shinjuku-ku, Tokyo

(72) Inventor: Satoshi INOUE

20 c/o SEIKO EPSON CORPORATION

3-3-5 Owa, Suwa-shi, Nagano

(72) Inventor: Tatsuya SHIMODA

c/o SEIKO EPSON CORPORATION

3-3-5 Owa, Suwa-shi, Nagano

25 (74) Representative: Patent attorney: Hajime INOUE (2 others)

(54) [Title of the Invention] IC CARD, THIN FILM INTEGRATED CIRCUIT DEVICE, AND MANUFACTURING METHOD THEREOF

(57) [Abstract]

[Object] To provide a thin, lightweight, and flexible IC card.

- 5 [Solution] A method is to manufacture an IC card 10 by transferring a layer to be transferred 140 including a thin film integrated circuit formed on a substrate for manufacture 100 to a card substrate 20 having wirings 18A ~ 18C. In a first step, a separation layer 120 which is peeled by light irradiation is formed on the substrate for manufacture 100. In a second step, the layer to be transferred 140 including the thin
- 10 film integrated circuit to be mounted on the IC card is formed on the separation layer 120. At this time, an electrode-exposed portion 141 is formed by exposing a portion to be a terminal. In a third step, the wirings 18A ~ 18C are formed on the card substrate 20. In a fourth step, the layer to be transferred 140 is bonded onto the card substrate 20 by a conductive adhesive 160 in a positional relation where the wirings 18A ~ 18C
- 15 and the electrode-exposed portion 141 are brought into conduction. In a fifth step, the substrate for manufacture 100 is removed from the layer to be transferred 140.

[Scope of Claims]

- [Claim 1] A method for manufacturing an IC card by transferring a layer to be transferred including a thin film integrated circuit formed on a substrate for manufacture
- 20 to a card substrate, comprising:

- a first step of forming a separation layer on the substrate for manufacture;
- a second step of forming the layer to be transferred including the thin film integrated circuit on the separation layer and forming an electrode-exposed portion by exposing a portion to be a terminal;
- 25 a third step of forming a wiring pattern on the card substrate;
- a fourth step of bonding the layer to be transferred to the card substrate in a positional relation where the wiring pattern and the electrode-exposed portion are brought into conduction; and
- a fifth step of removing the substrate for manufacture from the layer to be
- 30 transferred along the separation layer.

[Claim 2] The method for manufacturing an IC card, according to claim 1, wherein

the second step includes a step of simultaneously forming a plurality of the layers to be transferred on the one substrate for manufacture on which the separation layer is formed and a step of cutting the plurality of layers to be transferred into separate sections.

[Claim 3] The method for manufacturing an IC card, according to claim 2,

- 5        wherein the second step includes an inspection step of inspecting electrical characteristics of the plurality of layers to be transferred which are formed simultaneously; and

         wherein the fourth step includes a step of bonding the layer to be transferred which is determined as a non-defective product in the inspection step onto the substrate.

- 10    [Claim 4] The method for manufacturing an IC card, according to any one of claims 1 to 3, wherein the fourth step includes a step of bonding the layers to be transferred in a plurality of regions on the card substrate.

         [Claim 5] The method for manufacturing an IC card, according to any one of claims 1 to 4, wherein the card substrate and the layer to be transferred are bonded to each other

15    with an anisotropic conductive film interposed therebetween in the third step.

         [Claim 6] A method for manufacturing an IC card by transferring a layer to be transferred including a thin film integrated circuit formed on a substrate for manufacture to a card substrate, comprising:

- a first step of forming a first separation layer on the substrate for manufacture;
- 20        a second step of forming the layer to be transferred including the thin film integrated circuit on the separation layer;
- a third step of bonding the layer to be transferred onto a primary transfer body with a bonding layer interposed therebetween;
- a fourth step of removing the substrate for manufacture from the layer to be
- 25    transferred along the first separation layer and forming an electrode-exposed portion by exposing a portion to be a terminal of the layer to be transferred;
- a fifth step of forming a wiring pattern on the card substrate; and
- a sixth step of bonding the layer to be transferred to the card substrate which is a secondary transfer body in a positional relation where the wiring pattern and the
- 30    electrode-exposed portion are brought into conduction.

[Claim 7] The method for manufacturing an IC card, according to claim 6, wherein the third step includes a seventh step of removing the primary transfer body from the



layer to be transferred along the second separation layer by using the second separation layer as the bonding layer.

[Claim 8] An IC card manufactured by the method according to any one of claims 1 to 7.

5 [Claim 9] The IC card according to claim 8, wherein the card substrate is plastics.

[Claim 10] The IC card according to claim 8 or 9, wherein the semiconductor integrated circuit includes a programmable ROM.

[Claim 11] The IC card according to claim 10, wherein the programmable ROM is a one time PROM which is writable only once.

10 [Claim 12] The IC card according to claim 10, wherein the programmable ROM is a ferroelectric memory.

[Claim 13] The IC card according to claim 10, wherein the programmable ROM is an EEPROM.

15 [Claim 14] The IC card according to any one of claims 8 to 13, further comprising a magnetic memory in addition to the semiconductor integrated circuit.

[Claim 15] A method for manufacturing a thin film integrated circuit device by transferring a layer to be transferred including a thin film integrated circuit formed on a substrate to a transfer body, comprising:

a step of forming a separation layer on the substrate;

20 a step of forming the layer to be transferred including the thin film integrated circuit on the separation layer and forming an electrode-exposed portion by exposing a portion to be a terminal;

a step of forming a wiring pattern on the transfer body;

25 a step of bonding the layer to be transferred to the transfer body in a positional relation where the wiring pattern and the electrode-exposed portion are brought into conduction; and

a step of removing the substrate from the layer to be transferred along the separation layer.

30 [Claim 16] A thin film integrated circuit device manufactured by the method according to claim 15.

[Detailed Description of the Invention]

[0001]

[Technical Field to which the Invention Pertains] The present invention relates to an IC card, a thin film integrated circuit device, and a manufacturing method thereof.

[0002]

[Background Art and Problems to be Solved by the Invention] Conventionally, as an IC card including an integrated circuit (IC), a memory card, an I/O (input-output circuit) card, an ISO-compliant card, and the like have been known. Here, an ISO-compliant card is an IC card including a microprocessor and a memory as an integrated circuit and is widely used for medical care, finance, and the like because it can have a security function. In addition, a memory card is an IC card which does not include a microprocessor and which includes only a lot of memories as an integrated circuit and is widely used as a portable memory device used for a personal computer, an electronic instrument, a game machine, or the like. An I/O card is an IC card having various functions of a modem, a LAN, the Internet, and the like and is widely used as an input-output device which is put on and taken off a personal computer or the like.

[0003] Such an IC card has been manufactured by forming an IC by using a silicon substrate first and then by mounting the silicon IC chip on a circuit board. Therefore, since the IC card includes the circuit board in addition to the silicon substrate which is a basis of IC manufacture, the IC card is thick and hard and does not have high portability. Further, the circuit board itself and a protective layer of the IC chip have to be formed comparatively thick in order to protect the IC chip against external force. Also from this aspect, the IC card is hard and heavy.

[0004] The present invention is made in view of the foregoing circumstances. An object thereof is to provide a lightweight and thin IC card, a thin film integrated circuit, and a manufacturing method thereof by employing an entirely new method.

[0005] Another object of the present invention is to provide a flexible IC card.

[0006]

[Means for Solving the Problem] The present invention which solves the above problems has the following structure.

[0007] The invention according to claim 1 is a method for manufacturing an IC card by transferring a layer to be transferred including a thin film integrated circuit formed on a substrate for manufacture to a card substrate. The method includes a first step of forming a separation layer on the substrate for manufacture; a second step of forming

the layer to be transferred including the thin film integrated circuit on the separation layer and forming an electrode-exposed portion by exposing a portion to be a terminal; a third step of forming a wiring pattern on the card substrate; a fourth step of bonding the layer to be transferred to the card substrate in a positional relation where the wiring pattern and the electrode-exposed portion are brought into conduction; and a fifth step of removing the substrate for manufacture from the layer to be transferred along the separation layer.

[0008] For example, a separation layer having a light absorption characteristic is provided on a substrate for manufacture having high reliability in device manufacture, such as a quartz substrate, and a layer to be transferred including a thin film integrated circuit is formed on the substrate for manufacture. After the layer to be transferred is bonded to a card substrate, the separation layer is irradiated with light, for example. Thus, a peeling phenomenon is generated in the separation layer so that adhesion between the separation layer and the substrate for manufacture is decreased. Then, by applying force to the substrate for manufacture, it is detached from the layer to be transferred. Accordingly, the layer to be transferred is transferred to the card substrate, so that an IC card is manufactured. The IC card can be made comparatively thin and lightweight because the substrate for manufacture is removed. Further, since the card substrate itself does not have limitations on heat resistance for withstanding a process of forming a thin film, or the like, the card substrate can be made thinner and lighter. Thus, reduction in size and weight of the IC card is achieved.

[0009] As for the invention according to claim 2, in claim 1, the second step includes a step of simultaneously forming a plurality of the layers to be transferred on the one substrate for manufacture on which the separation layer is formed and a step of cutting the plurality of layers to be transferred into separate sections.

[0010] Thus, manufacturing cost of the layer to be transferred is considerably reduced.

[0011] At this time, as shown in claim 3, it is preferable that the second step include an inspection step of inspecting electrical characteristics of the plurality of layers to be transferred which are formed simultaneously and that the fourth step include a step of bonding the layer to be transferred which is determined as a non-defective product in the inspection step onto the substrate.

[0012] Thus, probability of defects in the entire IC card due to a defect in only the layer

to be transferred is considerably reduced, so that yield is improved.

[0013] As shown in claim 4, the third step can include a step of bonding the layers to be transferred in a plurality of regions on the first substrate.

[0014] In particular, it is advantageous in the case of transferring plural different kinds of layers to be transferred whose semiconductor layers are, for example, amorphous silicon and polysilicon.

[0015] As shown in claim 5, the card substrate and the layer to be transferred are preferably bonded to each other with an anisotropic conductive film interposed therebetween in the third step.

[0016] With the anisotropic conductive film, adjacent wirings can be prevented from short-circuiting.

[0017] The invention according to claim 6 is a method for manufacturing an IC card by transferring a layer to be transferred including a thin film integrated circuit formed on a substrate for manufacture to a card substrate. The method includes a first step of forming a first separation layer on the substrate for manufacture; a second step of forming the layer to be transferred including the thin film integrated circuit on the separation layer; a third step of bonding the layer to be transferred onto a primary transfer body with a bonding layer interposed therebetween; a fourth step of removing the substrate for manufacture from the layer to be transferred along the first separation layer and forming an electrode-exposed portion by exposing a portion to be a terminal of the layer to be transferred; a fifth step of forming a wiring pattern on the card substrate; and a sixth step of bonding the layer to be transferred to the card substrate which is a secondary transfer body in a positional relation where the wiring pattern and the electrode-exposed portion are brought into conduction.

[0018] According to the invention of claim 6, the stacked relation of the layer to be transferred with respect to the substrate for manufacture is ensured on the card substrate which is the secondary transfer body without being turned upside down and.

[0019] As for the invention according to claim 7, in claim 6, the third step further includes a seventh step of removing the primary transfer body from the layer to be transferred along the second separation layer by using the second separation layer as the bonding layer.

[0020] According to the invention of claim 7, in the case where the primary transfer

body is not necessary for the IC card, it can be removed along the second separation layer.

[0021] The invention according to claim 8 defines an IC card manufactured by the method according to any one of claims 1 to 7. As described above, a thin and  
5 lightweight IC card can be provided.

[0022] In particular, as shown in claim 9, when the card substrate is plastics, a flexible IC card can be provided.

[0023] Further, when the IC card includes a programmable ROM (read only memory) as a transferred thin film semiconductor integrated circuit as shown in claim 10, the IC  
10 card can be utilized for various purposes as a memory medium card. As shown in claims 11 to 13, a one time PROM which is writable only once, a ferroelectric memory, an EEPROM (electrically erasable ROM) which is electrically erasable, and the like can be given as the programmable ROM (PROM).

[0024] Furthermore, as shown in claim 14, together with the PROM or instead of the  
15 PROM, the IC card preferably includes a magnetic memory. This is because the magnetic memory has high storage capacity, which is preferable. In particular, in the case where the magnetic memory is provided together with the PROM, it is preferable that data related to security be stored in the PROM which can store the data surely without being erased by external magnetism or the like and the other data be stored in  
20 the magnetic memory having high storage capacity.

[0025] Claims 15 and 16 clarify that the present invention can be applied not only to the IC card but also to a thin film integrated circuit device with a shape other than a card shape and a manufacturing method thereof.

[0026]

[Embodiment of the Invention] Next, embodiments of the present invention will be described with reference to the drawings.

[0027] (First Embodiment)

(General description of IC card) First, an example of an IC card is described with reference to FIG. 1.

[0028] In FIG. 1, a block diagram of a ROM (read only memory) card is illustrated. In  
30 FIG. 1, a connector 12, an I/O 14, and a ROM 16 are provided on a card substrate.

[0029] Here, the connector 12 is connected to a terminal on a host system side when a

ROM card 10 is inserted into a card slot of the host system. In the connector 12, a power supply terminal 12A, a ground terminal 12B, control terminals 12C and 12D, an address terminal 12E, and a data terminal 12F are provided.

- [0030] Further, the power supply terminal 12A is connected to the input-output terminal (I/O) 14 and the ROM 16 via a wiring 18A. The ground terminal 12B is connected to the I/O 14 and the ROM 16 via a wiring 18B. The other terminals 12C ~ 12F are connected to the connector 12 via a wiring 18C. The I/O 14 is connected to the ROM 16 via a wiring 18D.

- [0031] The I/O 14 is provided between the connector 12 and the ROM 16 and is provided with a decoder circuit, an input circuit, and an output circuit. When the ROM card 10 is inserted into the card slot of the host system, electric power is supplied to the I/O 14 and the ROM 16 via the power supply terminal 12A and the ground terminal 12B. Further, when a control signal and an address signal from the host system are input to the I/O 14 via the control terminals 12C and 12D and the address terminal 12E, an address specification signal for specifying the address of the ROM 16 is supplied via the input circuit and the decode circuit. Data which is read from the ROM 16 in response to the address is output from the ROM card 10 via the output circuit and the decode circuit of the I/O 16 and the data terminal 12F with a specification which conforms to the standards of the host system.

- [0032] A method for manufacturing the IC card illustrated in FIG. 1 is described below with reference to FIGS. 2 ~ 6.

[0033] [Step 1] In this embodiment, among the components illustrated in FIG. 1, the various terminals 12A ~ 12F and the wirings 18A ~ 18C are formed on a card substrate 20, as illustrated in FIG. 2.

- [0034] Here, the material of the card substrate 20 is a synthetic resin such as plastics or a plate-like insulating substrate which is lightweight and comparatively thin, such as a glass substrate. The I/O 14, the ROM 16, and the wiring 18D for connecting them, which are illustrated in FIG. 1, are formed in a layer to be transferred 140 illustrated in FIG. 2. The layer to be transferred 140 is transferred onto the card substrate 20, so that the ROM card 10 which is an example of the IC card illustrated in FIG. 1 is manufactured.

[0035] [Step 2] As illustrated in FIG 3(A), a separation layer (light absorption layer) 120 is formed on a substrate 100.

[0036] The substrate 100 and the separation layer 120 are described below.

[0037] 1. Description of the substrate 100

- 5 The substrate 100 preferably has a light-transmitting property for transmitting light.

[0038] In this case, light transmittance is preferably 10 % or higher, more preferably 50 % or higher. If the transmittance is too low, the attenuation (loss) of light is increased, so that a larger amount of light is necessary for peeling the separation layer 120.

- [0039] In addition, the substrate 100 is preferably formed using a material having high reliability. In particular, the substrate 100 is preferably formed using a material having high heat resistance. The reason for this is as follows: for example, when the layer to be transferred 140 and an intermediate layer 142 which are described later are formed, process temperature might be high (e.g., approximately 350 to 1000 °C) depending on the kind or a formation method; however, even in that case, the range of setting deposition conditions such as a temperature condition is broadened in forming the layer to be transferred 140 and the like on the substrate 100 when the substrate 100 has high heat resistance.

- [0040] Therefore, when the maximum temperature in forming the layer to be transferred 140 is denoted by T<sub>max</sub>, the substrate 100 is preferably formed using a material whose strain point is T<sub>max</sub> or more. Specifically, the constituent material of the substrate 100 is preferably a material whose strain point is 350 °C or more, more preferably a material whose strain point is 500 °C or more. As such a material, for example, heat-resistant glass such as quartz glass, Corning 7059, and Nippon Electric Glass OA-2 can be given.

- [0041] Further, although there is no particular limitations on the thickness of the substrate 100, usually, it is preferably approximately 0.1 to 5.0 mm, more preferably approximately 0.5 to 1.5 mm. If the thickness of the substrate 100 is too small, it leads to decrease in strength. If the thickness of the substrate 100 is too large, the attenuation of light easily occurs in the case where the transmittance of the substrate 100 is low. Note that in the case where the light transmittance of the substrate 100 is high, the thickness may exceed the above upper limit. Note that the thickness of the

substrate 100 is preferably uniform so that light irradiation can be performed uniformly.

[0042] 2. Description of the separation layer 120

The separation layer 120 has a property of absorbing irradiation light and causing peeling in the layer and/or at an interface (hereinafter referred to as "peeling in layer" and/or "interface peeling"). Preferably, a material is used in which bonding strength between atoms or molecules of a substance included in the separation layer 120 is eliminated or decreased by light irradiation, i.e., ablation is generated, so that peeling in layer and/or interface peeling occurs.

[0043] Further, in some cases, a gas is released from the separation layer 120 by light irradiation, so that a separation effect is expressed. That is, there are a case in which a constituent contained in the separation layer 120 becomes a gas and is released and a case in which the separation layer 120 absorbs light and becomes a gas for a moment and its steam is released and contributes to separation. As the composition of the separation layer 120, for example, materials described in the following A ~ E can be given.

[0044] A. Amorphous silicon (a-Si)

Hydrogen (H) may be contained in amorphous silicon. In this case, the content of H is preferably approximately 2 atomic % or more, more preferably approximately 2 ~ 20 atomic %. When hydrogen (H) is contained in a predetermined amount in this manner, hydrogen is released by light irradiation and internal pressure is generated in the separation layer 120, which corresponds to force for peeling thin films formed above and below. The content of hydrogen (H) in amorphous silicon can be adjusted by setting deposition conditions, for example, conditions of gas composition, gas pressure, gas atmosphere, gas flow rate, temperature, substrate temperature, input power, and the like in CVD, as appropriate.

[0045] B. Various oxide ceramics, dielectrics (ferroelectric substances), or semiconductors, such as silicon oxide or a silicate compound, titanium oxide or a titanate compound, zirconium oxide or a zirconate compound, and lanthanum oxide or a lanthanate compound

As silicon oxide,  $\text{SiO}$ ,  $\text{SiO}_2$ , and  $\text{Si}_3\text{O}_2$  can be given. As a silicate compound, for example,  $\text{K}_2\text{SiO}_3$ ,  $\text{Li}_2\text{SiO}_3$ ,  $\text{CaSiO}_3$ ,  $\text{ZrSiO}_4$ , and  $\text{Na}_2\text{SiO}_3$  can be given.



[0046] As titanium oxide,  $\text{TiO}$ ,  $\text{Ti}_2\text{O}_3$ , and  $\text{TiO}_2$  can be given. As a titanate compound, for example,  $\text{BaTiO}_4$ ,  $\text{BaTiO}_3$ ,  $\text{Ba}_2\text{Ti}_9\text{O}_{20}$ ,  $\text{BaTi}_5\text{O}_{11}$ ,  $\text{CaTiO}_3$ ,  $\text{SrTiO}_3$ ,  $\text{PbTiO}_3$ ,  $\text{MgTiO}_3$ ,  $\text{ZrTiO}_2$ ,  $\text{SnTiO}_4$ ,  $\text{Al}_2\text{TiO}_5$ , and  $\text{FeTiO}_3$  can be given.

[0047] As zirconium oxide,  $\text{ZrO}_2$  can be given. As a zirconate compound, for example,

- 5  $\text{BaZrO}_3$ ,  $\text{ZrSiO}_4$ ,  $\text{PbZrO}_3$ ,  $\text{MgZrO}_3$ , and  $\text{K}_2\text{ZrO}_3$  can be given.

[0048] C. Ceramics or dielectrics (ferroelectric substances) such as PZT, PLZT, PLLZT, and PBZT

D. Nitride ceramics such as silicon nitride, aluminum nitride, and titanium nitride

E. Organic polymer materials

- 10 As an organic polymer material, any material can be used as long as it has a bond of  $-\text{CH}-$ ,  $-\text{CO}-$  (ketone),  $-\text{CONH}-$  (amide),  $-\text{NH}-$  (imide),  $-\text{COO}-$  (ester),  $-\text{N}=\text{N}-$  (azo),  $-\text{CH}=\text{N}-$  (sif), or the like (the bond is cut by light irradiation), in particular, as long as it has a lot of such bonds. Alternatively, the organic polymer material may contain aromatic hydrocarbon (one or more benzene rings or condensed rings thereof) in a structural formula.
- 15

[0049] As specific examples of such an organic polymer material, polyolefin such as polyethylene or polypropylene, polyimide, polyamide, polyester, polymethyl methacrylate (PMMA), polyphenylene sulfide (PPS), polyether sulfone (PES), an epoxy resin, and the like can be given.

- 20 [0050] F. metal

As metal, for example, Al, Li, Ti, Mn, In, Sn, Y, La, Ce, Nd, Pr, Gd, and Sm; and an alloy containing at least one kind of them can be given.

[0051] In addition, although the thickness of the separation layer 120 varies depending on conditions of the purpose of peeling, the composition of the separation layer 120, the structure of the layer, a formation method, and the like, usually, it is preferably approximately 1 nm to 20  $\mu\text{m}$ , more preferably approximately 10 nm to 2  $\mu\text{m}$ , much more preferably approximately 40 nm to 1  $\mu\text{m}$ . If the thickness of the separation layer 120 is too small, uniformity of deposition is impaired, so that unevenness might be generated in the peeling. Alternatively, if the thickness of the separation layer 120 is too large, it is necessary to increase the power of light (the amount of light) in order to ensure a favorable peeling property of the separation layer 120, and in removing the

25

30

separation layer 120 later, the operation takes time. Note that it is preferable that the thickness of the separation layer 120 be as uniform as possible.

[0052] There is no particular limitations on the formation method of the separation layer 120, and it is selected as appropriate in accordance with conditions of the composition of the film, the thickness, and the like. For example, a variety of vapor deposition such as CVD (including MOCVD, low-pressure CVD, and ECR-CVD), evaporation, molecular-beam deposition (MB), sputtering, ion plating, and PVD; a variety of plating methods such as electroplating, immersion plating (dipping), and electroless plating; a coating method such as a Langmuir-Blodgett (LB) method, spin coating, spray coating, or roll coating; a variety of printing methods; a transfer method; an ink-jet method; a powder jet method, and the like can be given. The separation layer 120 can be formed by combining two or more of them.

[0053] Note that in the case where the separation layer 120 is formed using ceramics by a sol-gel method or in the case where the separation layer 120 is formed using an organic polymer material, it is preferable to form the separation layer 120 by a coating method, particularly, spin coating.

[0054] In the case where the composition of the separation layer 120 is amorphous silicon (a-Si), a vapor deposition method (CVD), particularly, low-pressure (LP) CVD is better than plasma CVD, atmospheric (AP) CVD, and ECR.

[0055] For example, in an amorphous silicon layer formed by plasma CVD, a comparatively large amount of hydrogen is contained. With the existence of hydrogen, ablation of the amorphous silicon layer is facilitated; however, when the substrate temperature at the time of deposition exceeds, for example, 350 °C, hydrogen is released from the amorphous silicon layer.

[0056] Further, a plasma CVD film has comparatively weak adhesion, and the substrate 100 and the layer to be transferred 140 might be separated in a wet cleaning step in a device manufacturing process.

[0057] In this regard, an LPCVD film is better because there is no possibility of release of hydrogen and sufficient adhesion can be ensured.

[0058] Here, ablation refers to a phenomenon where a fixed material which absorbs irradiation light (constituent material of the separation layer 120) is excited photochemically or thermally and the bond of atoms or molecules on a surface or inside

thereof is cut and released, and mainly appears as a phenomenon where all or part of the constituent material of the separation layer 120 causes phase-change such as melting or transpiration (vaporization). Further, in some cases, all or part of the constituent material of the separation layer 120 is in a micro-foam state by the phase-change, so that bonding strength is decreased.

[0059] [Step 3] Next, as illustrated in FIG. 3B, the layer to be transferred (thin-film device layer) 140 is formed on the separation layer 120.

[0060] A magnified cross-sectional view of a K portion of the thin-film device layer 140 (a portion surrounded by a dashed-dotted line in FIG. 3(B)) is illustrated in FIG. 3(B).

10 As illustrated, the thin-film device layer 140 includes a TFT (thin film transistor) formed on the SiO<sub>2</sub> film (intermediate layer) 142, for example. The TFT includes source and drain layers 146 formed by introducing an n-type impurity into a polysilicon layer, a channel layer 144, a gate insulating film 148, a gate electrode 150, an interlayer insulating film 154, and an electrode 152 including, for example, aluminum.

15 [0061] Here, in the thin-film device layer 140, among wiring layers which are connected to a polysilicon TFT, an end portion which is connected to the wirings 18A ~ 18C formed on the card substrate 20 is formed as the exposed-end portion 141.

[0062] Although the SiO<sub>2</sub> film is used as the intermediate layer which is provided in contact with the separation layer 120 in this embodiment, another insulating film of Si<sub>3</sub>N<sub>4</sub> or the like can be used. Although the thickness of the SiO<sub>2</sub> film (intermediate layer) is determined as appropriate in accordance with the purpose of formation and the degree of function to be exerted, usually, it is preferably approximately 10 nm to 5 μm, more preferably approximately 40 nm to 1 μm. The intermediate layer is formed for a variety of purposes. For example, an intermediate layer which performs at least one of functions as a protective layer for protecting the layer to be transferred 140 physically or chemically, an insulating layer, a conductive layer, a light blocking layer for laser light, a barrier layer for preventing migration, and a reflective layer can be given.

[0063] Note that according to the circumstances, the intermediate layer such as the SiO<sub>2</sub> film is not formed, and the layer to be transferred (thin-film device layer) 140 may be directly formed on the separation layer 120.

[0064] As a thin film element for the IC card, in addition to a TFT, for example, there

are a thin film diode, a photoelectric conversion element including a PIN junction of silicon (an optical sensor or a solar cell), a silicon resistor, other thin-film semiconductor devices, an electrode (e.g., a transparent electrode such as ITO or a mesa film), a switching element, a memory, an actuator such as a piezoelectric element, a micro mirror (piezoelectric thin-film ceramics), a magnetic recording thin-film head, a coil, an inductor, a thin-film high magnetic permeability material, a micro magnetic device in which such materials are combined, a filter, a reflective film, a dichroic mirror, and the like.

[0065] Such a thin film element (thin film device) is usually formed at comparatively high temperature due to its formation method. Therefore, in this case, as described above, a substrate which has reliability for withstanding the processing temperature is needed as the substrate 100.

[0066] [Step 4] Next, as illustrated in FIG. 4, the thin-film device layer 140 is attached onto the card substrate 20 with a conductive adhesive layer 160 interposed therebetween.

At this time, the wirings 18A ~ 18C which are formed on the card substrate 20 in advance face with the exposed-end portion 141 of the thin-film device layer 140.

[0067] A preferred example of the conductive adhesive layer 160 is an ACF (anisotropic conductive film). For example, an ACF is arranged between the wirings 18A ~ 18C and the exposed-end portion 141. Pressure is applied to the substrate 100 and the card substrate 20 from the outside, and the wirings 18A ~ 18C and the exposed-end portion 141 are thermally compressed. With the application of pressure, pressure is also applied to conductive particles 161 contained in an adhesive of the ACF, and the wirings 18A ~ 18C are electrically connected to the exposed-end portion 141 via the conductive particles 161 to which pressure is applied. With the ACF, conduction is ensured only in a thickness direction, so that the adjacent wirings 18A ~ 18C or the exposed-end portions 141 can be prevented from short-circuiting. Note that another conductive adhesive can be used. As the material of an adhesive of the conductive adhesive layer 160, various curable adhesives such as a reactive curable adhesive, a thermosetting adhesive, a photocurable adhesive such as an ultraviolet curable adhesive, and an anaerobic curable adhesive can be given. As the composition of the adhesive, for example, any material including epoxy, acrylate, or silicone can be used.

[0068] In the case of using the curable adhesive, for example, the curable adhesive is applied onto the card substrate 20, and the layer to be transferred (thin-film device layer) 140 is bonded thereonto. Then, by curing the curable adhesive by a curing method appropriate for characteristics of the curable adhesive, the layer to be transferred (thin-film device layer) 140 is attached and fixed to the card substrate 20.

[0069] In the case where the adhesive is a photocurable type, light irradiation is performed from the outside of either one or both the transparent card substrate 20 and the light-transmitting substrate 100. In this case, as the adhesive in the conductive adhesive layer 160, a photocurable adhesive such as an ultraviolet curable adhesive, which does not easily influence the thin-film device layer, is preferable.

[0070] [Step 5] Next, as illustrated in arrow A in FIG. 5, light irradiation is performed from a rear surface side of the substrate 100.

[0071] After this light transmits through the substrate 100, the light is delivered to the separation layer 120. Thus, peeling in layer and/or interface peeling is generated in the separation layer 120, so that bonding strength is decreased or eliminated.

[0072] It is assumed that the principle of the generation of peeling in layer and/or interface peeling in the separation layer 120 be due to generation of ablation in the constituent material of the separation layer 120, release of a gas contained in the separation layer 120, or phase-change such as melting or transpiration generated just after the irradiation.

[0073] Here, ablation refers to a phenomenon where a fixed material which absorbs irradiation light (constituent material of the separation layer 120) is excited photochemically or thermally and the bond of atoms or molecules on a surface or inside thereof is cut and released, and mainly appears as a phenomenon where all or part of the constituent material of the separation layer 120 causes phase-change such as melting or transpiration (vaporization). Further, in some cases, all or part of the constituent material of the separation layer 120 is in a micro-foam state by the phase-change, so that bonding strength is decreased.

[0074] Whether peeling in layer is generated in the separation layer 120, interface peeling is generated, or both peeling is generated depends on the composition of the separation layer 120 and other various factors. As one of the factors, a condition such as the kind, wavelength, intensity, or attained depth of irradiation light can be given.

[0075] As the irradiation light, any light can be used as long as peeling in layer and/or interface peeling is generated in the separation layer 120. For example, an X-ray, an ultraviolet ray, visible light, an infrared ray (a heat ray), laser light, a millimeter wave, a microwave, an electron beam, a radiation ray (an  $\alpha$  ray, a  $\beta$  ray, or a  $\gamma$  ray) and the like can be given. Among these, laser light is preferable because peeling (ablation) of the separation layer 120 can be easily generated.

[0076] As a laser apparatus for generating this laser light, various gas lasers, solid state lasers (semiconductor lasers), and the like can be given. An excimer laser, a Nd-YAG laser, an Ar laser, a CO<sub>2</sub> laser, a CO laser, a He-Ne laser, or the like is preferably used.

Among these, an excimer laser is particularly preferable.

[0077] Since an excimer laser outputs high energy in a short wavelength range, it is possible to generate ablation in the separation layer 120 for an extremely short time. Thus, the separation layer 120 can be peeled while rise in temperature in the adjacent card substrate 20, the substrate 100, and the like is not easily generated, that is, while deterioration or damage is not generated.

[0078] Further, in generating ablation in the separation layer 100, in the case where light has wavelength dependence, the wavelength of irradiation laser light is preferably approximately 100 to 350 nm.

[0079] FIG. 7 illustrates an example of transmittance of the substrate 100 with respect to the wavelength of light. As illustrated, the substrate 100 has a characteristic where the transmittance increases steeply with respect to a wavelength of 300 nm. In such a case, irradiation with light having a wavelength of 300 nm or more (e.g., Xe-CI excimer laser light having a wavelength of 308 nm) is performed.

[0080] Alternatively, in the case where a separation characteristic is given to the separation layer 120 by generating release of gas, phase-change such as vaporization or sublimation, for example, the wavelength of irradiation laser light is preferably approximately 350 to 1200 nm.

[0081] In addition, the energy density of the irradiation laser light, particularly, energy density in the case of an excimer laser is preferably set to approximately 10 to 5000 mJ/cm<sup>2</sup>, more preferably set to approximately 100 to 500 mJ/cm<sup>2</sup>. Further, irradiation time is preferably set to approximately 1 to 1000 nsec, more preferably set to approximately 10 to 100 nsec. If the energy density is low or the irradiation time is

short, sufficient ablation or the like is not generated. Alternatively, if the energy density is high or the irradiation time is long, the layer to be transferred 140 might be adversely affected by irradiation light which transmits through the separation layer 120.

[0082] Note that as for the irradiation light typified by laser light, the irradiation direction of the irradiation light is not limited to a direction perpendicular to the separation layer 120 and may be a direction which is inclined at a predetermined angle with respect to the separation layer 120, as long as the light irradiation is performed so that intensity of the light is almost uniform.

[0083] Next, as illustrated in arrow B in FIG. 5, the substrate 100 is detached from the separation layer 120 by applying force to the substrate 100. Although not illustrated in FIG. 5, after the detachment, the separation layer might adhere onto the substrate 100.

[0084] [Step 6] Next, the remaining separation layer 120 is removed by, for example, a method such as cleaning, etching, ashing, or polishing, or a method in which these methods are combined with each other. Thus, as illustrated in FIG. 6, the layer to be transferred (thin-film device layer) 140 is transferred to the card substrate 20, and the I/O 14 and the ROM 16 which are illustrated in FIG. 1 and the wiring 18D for connecting them are mounted on the card substrate 20, in addition to the connector 12 and the wirings 18A ~ 18C which have been formed. Further, as for the card substrate 20 and the layer to be transferred 140, the wirings 18A ~ 18C are electrically connected to the exposed-end portion 141 via the conductive adhesive layer 160. Therefore, complicated wiring operation can be saved after the transfer.

[0085] Note that in the case where part of the separation layer also adheres to the separated substrate 100, the part of the separation layer is removed in a similar manner. Note that in the case where the substrate 100 is formed using an expensive material or a rare material such as quartz glass, the substrate 100 is preferably reused (recycled). That is, the present invention can be applied to the substrate 100 to be reused and therefore is highly useful.

[0086] Through the above steps, transfer of the layer to be transferred (thin-film device layer) 140 to the card substrate 20 is completed, so that the ROM card 10 is completed. After that, as necessary, removal of the SiO<sub>2</sub> film which is adjacent to the layer to be transferred (thin-film device layer) 140, formation of a protective film in a region except

the connector 12 on a surface of the layer to be transferred 140, or the like can be performed.

[0087] In this embodiment, the layer to be transferred (thin-film device layer) 140 itself, which is a substance to be peeled, is not directly peeled but is peeled at the separation layer 120 which is bonded to the layer to be transferred (thin-film device layer) 140. Therefore, regardless of characteristics, conditions, or the like of the substance to be peeled (the layer to be transferred 140), peeling (transfer) can be performed easily, surely, and uniformly, and the high reliability of the layer to be transferred 140 can be kept without damage to the substance to be peeled (the layer to be transferred 140) due to peeling operation.

[0088] (Second Embodiment) A more specific example of a process for manufacturing the ROM card described in First Embodiment is described with reference to FIG. 2 and FIG. 8 ~ FIG. 19.

[0089] (Step 1) In this embodiment, also, the connector 12 and the wirings 18A ~ 18C are first formed as illustrated in FIG. 2.

[0090] (Step 2) As illustrated in FIG. 8, the separation layer (for example, an amorphous silicon layer formed by an LPCVD method) 120, the intermediate layer (for example, a SiO<sub>2</sub> film) 142, and an amorphous silicon layer (formed by, for example, an LPCVD method) 143 are sequentially stacked on the light-transmitting substrate (for example, a quartz substrate) 100. Next, the entire surface of the amorphous silicon layer 143 is irradiated with laser light from above; thus, annealing is performed. Accordingly, the amorphous silicon layer 143 is recrystallized and becomes a polysilicon layer.

[0091] (Step 3) Next, as illustrated in FIG. 9, the polysilicon layer obtained by the laser annealing is patterned into islands 144a and 144b.

[0092] (Step 4) As illustrated in FIG. 10, gate insulating films 148a and 148b covering the islands 144a and 144b are formed by, for example, a CVD method.

[0093] (Step 5) As illustrated in FIG. 11, gate electrodes 150a and 150b including polysilicon, metal, or the like are formed.

[0094] (Step 6) As illustrated in FIG. 12, a mask layer 170 including polyimide or the like is formed and ion implantation of, for example, boron (B) is performed in a self-aligning manner by using the gate electrode 150b and the mask layer 170 as masks.



As a result,  $p^+$  layers 172a and 172b are formed.

[0095] (Step 7) As illustrated in FIG. 13, a mask layer 174 including polyimide or the like is formed and ion implantation of, for example, phosphorus (P) is performed in a self-aligning manner by using the gate electrode 150a and the mask layer 174 as masks.

- 5 As a result,  $n^+$  layers 146a and 146b are formed.

[0096] (Step 8) As illustrated in FIG. 14, an interlayer insulating film 154 is formed and contact holes are formed selectively, and then electrodes 152a ~ 152d are formed.

- [0097] (Step 9) Next, a protective film 176 is formed over the interlayer insulating film 154 as illustrated in FIG. 15. At this time, an end portion of the electrode which is  
10 electrically connected to an exposed end portion 22 of an amorphous silicon layer 20 is regarded as an exposed end portion which is not covered with the protective film 176. In FIG. 15, the exposed-end portion 141 of the electrode 152a is shown.

[0098] A TFT having a CMOS structure, which is formed in this manner, corresponds to the layer to be transferred (thin-film device layer) 140 in FIG. 3(B) ~ FIG. 6.

- 15 [0099] (Step 10) Simultaneous fabrication of a number of aforementioned layers to be transferred 140 can be performed with one glass substrate 180 as illustrated in FIG. 16. Therefore, this glass substrate 180 is set in a probe apparatus and a probe is brought into contact with the exposed end portion 141 of each layer to be transferred 140 on the glass substrate 180, whereby the electrical characteristics of each layer to be transferred 140  
20 are inspected. Then, the layer to be transferred 140 which is determined as a defective product is marked with an ink, a scratch pin, or the like.

- [0100] After that, a number of layers to be transferred 140 on the glass substrate 180 are diced into separate sections. At this time, the layers to be transferred 140 are sorted into defective products and non-defective products depending on the presence or  
25 absence of the mark. Note that the electrical characteristics of each layer to be transferred 140 may be inspected after the dicing.

- [0101] (Step 11) As illustrated in FIG. 17, the ACF 160 is formed on the card substrate 20 and the exposed end portion 141; then, the layer to be transferred 140 as a non-defective product is pasted thereto via the ACF 160 and attached by heat and  
30 pressure in a manner similar to the case described with reference to FIG. 6. At this time, the wirings 18A ~ 18C on the card substrate 20 are brought into conduction with

the exposed end portion 141 of the layer to be transferred 140 via the conductive particles 161 in the ACF 160. Only the layers to be transferred 140, the number of which corresponds to those mounted on the card substrate 20, can be pasted; in this embodiment, one layer to be transferred 140 is pasted to the card substrate 20.

5 [0102] (Step 12) As indicated by arrow A in FIG 18, for example, irradiation with Xe-CI excimer laser light is performed from a rear surface of the light-transmitting substrate 100. Thus, peeling occurs in the separation layer 120 and/or the interface thereof. As a result, the bonding strength of the separation layer 120 is decreased; therefore, the substrate 100 is detached from the layer to be transferred 140 as indicated  
10 by arrow B in FIG 18.

[0103] Further, the separation layer 120 is removed by etching. Thus, the layer to be transferred 140 including the I/O 14, the ROM 16, and the wiring 18D which are illustrated in FIG 1 is transferred onto the card substrate 20 where the connector 12 and the wirings 18A and 18B are formed. Then, by the formation of a protective film 178  
15 in a region on a surface of the layer to be transferred 140, which excludes the connector 12, the ROM card 10 is completed as illustrated in FIG 19.

[0104] (Third Embodiment) In this Third Embodiment, an IC card which is different from that of FIG 1 is manufactured by the manufacturing methods described in First and Second Embodiments. Other examples of this IC card are described with  
20 reference to FIGS. 20(A) ~ (C).

[0105] The IC card illustrated in FIG 20(A) is a memory card where the layer to be transferred 140 including a memory, for example a nonvolatile memory 30, is transferred onto the card substrate 20 where the connector 12 and a wiring 22 are formed.

25 [0106] The IC card illustrated in FIG 20(B) is an IC card where the layer to be transferred 140 including a memory, for example a nonvolatile memory 30, a CPU 40, and a wiring 44 for connecting them is transferred onto the card substrate 20 where the connector 12, the wiring 22, and a wiring 24 are formed.

[0107] In FIG 20(C), the layer to be transferred 140 includes an I/O 50, a wiring 32 for connecting the I/O 50 and the memory 30 to each other, and a wiring 42 for connecting  
30 the I/O 50 and the CPU 40 to each other, in addition to the components of FIG 20(B). In this case, the connector 12 and a wiring 26 for connecting the connector 12 and the

I/O 50 to each other are formed on the card substrate 20, and the layer to be transferred 140 is transferred onto the card substrate 20.

[0108] Alternatively, only the I/O may be mounted as the layer to be transferred 140.

[0109] In this manner, various IC cards can be manufactured by changing the circuits and wirings incorporated in the layer to be transferred 140.

[0110] (Fourth Embodiment) In this Fourth Embodiment, an IC card is manufactured in such a manner that two or more kinds of layers to be transferred are transferred onto the card substrate 20. An example of this type of IC card is described with reference to FIGS. 21(A) and (B).

10 [0111] The IC card illustrated in FIG. 21(A) is manufactured by transferring first and second layers to be transferred 140 and 400 onto the card substrate 20.

[0112] The first layer to be transferred 140 is manufactured by the manufacturing methods described above in First and Second Embodiments. This layer to be transferred 140 includes a display driver circuit 60 in addition to the aforementioned  
15 memory 30, CPU 40, and I/O 50. These can be constructed by using the aforementioned polysilicon TFT as an active element. Further, this layer to be transferred 140 further includes a wiring 34 for connecting the memory 30 and the display driver circuit 60 to each other, and a wiring 46 for connecting the CPU 40 and the display driver circuit 60 to each other.

20 [0113] On the other hand, the second layer to be transferred 400 includes a display portion, for example, a liquid crystal display portion 70. A switching element provided in each pixel of this liquid crystal display portion 70 can be formed using, for example, an amorphous silicon TFT. Each pixel includes a pixel electrode connected to the switching element and a storage capacitor for storing voltage applied via the  
25 switching element. When the card substrate 20 has a light-transmitting property like a glass substrate or the like, the pixel electrode includes a transparent electrode of ITO or the like and the liquid crystal display portion 70 is a transmissive liquid crystal display portion. On the other hand, in order to form this liquid crystal display portion as a reflective liquid crystal display portion, the pixel electrode may be a reflective electrode  
30 including metal. Further, when the card substrate 20 is formed from a material that is difficult to transmit light, such as plastics, the liquid crystal display portion 70 is a reflective liquid crystal display portion. In this case, for example, the pixel electrode

may be formed as a reflective electrode as above, or a reflective layer may be formed in advance on the card substrate 20 and the TFT and a transparent pixel electrode which serve as the layer to be transferred may be transferred thereonto.

5 [0114] In this manner, in this Third Embodiment, a semiconductor layer of a semiconductor element in each of the first and second layers to be transferred 140 and 400 is different in material. Needless to say, when the switching element in the liquid crystal display portion 70 is a polysilicon TFT, the liquid crystal display portion 70 can be included in one layer to be transferred. However, as the switching element of the pixel, an amorphous silicon TFT, in which a leakage current is small and relatively not  
10 very high mobility is expected, can be suitably used.

[0115] On the card substrate 20 to which these first and second layers to be transferred 140 and 400 are transferred, the connector 12 and the wiring 26 are formed in the same manner as in FIG. 20(C), and additionally, a wiring 28 for connecting the first and second layers to be transferred 140 and 400 to each other is formed.

15 [0116] Next, a cell, for example a solar cell 80 is mounted on the IC card illustrated in FIG. 21(B) in addition to the components illustrated in FIG. 21(A). Then, even though a volatile memory such as an SRAM is used as the memory 30, it can be backed-up constantly. The solar cell 80 can be formed using, for example, an amorphous silicon solar cell. Therefore, this solar cell 80 region is transferred to the card substrate 20 as  
20 a third layer to be transferred 600. In this case, in addition to the connector 12 and the wirings 26 and 28 illustrated in FIG. 21(A), the card substrate 20 is provided with a wiring 29 for connecting the third layer to be transferred 600 to the first and second layers to be transferred 140 and 400.

[0117] (Fifth Embodiment) In this embodiment, as illustrated in FIG. 22, an IC card is  
25 manufactured by transferring the first layer to be transferred 140 illustrated in FIG. 21(A) and the second layer to be transferred 400 illustrated in FIG. 21(A) onto the card substrate 20, which is a transfer body. In this case, the connector 12 and the wirings 26 and 29 are formed in advance on the card substrate 20, and the first and second layers to be transferred 140 and 400 are transferred so as to be brought into conduction with the  
30 wirings 26 and 29.

[0118] A method for manufacturing the IC card illustrated in FIG. 22 is described below with reference to FIG. 23 ~ FIG. 29. As for the first layer to be transferred 140, the

method for manufacturing the layer to be transferred 140, which is described in Second Embodiment, can be utilized as it is because only the circuit structure is different from that described in Second Embodiment. A method for manufacturing the liquid crystal display portion 70 using the second layer to be transferred 400 is described below.

- 5 Note that among elements used in this Fifth Embodiment, elements having the same function as those used in Second Embodiment are denoted by the same reference numerals and the description of such elements is omitted.

[0119] (Step 1) FIG. 23 illustrates a step for manufacturing the second layer to be transferred 400 including an amorphous silicon TFT which is a base of the liquid crystal display portion 80. Here, the second layer to be transferred 400 includes a gate electrode 540, a gate insulating film 542, an amorphous silicon layer 544 serving as a channel, a channel protective film 546,  $n^+$  type amorphous silicon layers 548 and 550 serving as source · drain, a source electrode 552, a drain electrode 554, a pixel electrode 556, a passivation film 558, and an intermediate layer 559 which is described later.

10

15 Note that this embodiment employs a reflective liquid crystal display portion and the pixel electrode 556 is formed from metal.

[0120] This second layer to be transferred 400 is formed not directly on the card substrate 20 but on a substrate used only for the fabrication of the second layer to be transferred 400, for example, on a transparent substrate 402. This transparent substrate 402 has a heat resistance for withstanding the highest process temperature in the formation of the second layer to be transferred 400.

20

[0121] Moreover, in FIG 23, a first separation layer 404 is formed from, for example, amorphous silicon on the transparent substrate 400. This first separation layer 404 functions in a manner similar to the separation layer 120 in Second Embodiment.

- 25 [0122] In this embodiment, further, the intermediate layer 559 which is provided on and in contact with the first separation layer 404 is provided. As the intermediate layer 559, an insulating film of  $\text{SiO}_2$ ,  $\text{Si}_3\text{N}_4$ , or the like is used. The thickness of the  $\text{SiO}_2$  film (intermediate layer) is determined as appropriate depending on the purpose of formation or the degree of function to be exerted; usually, it is preferably approximately
- 30 10 nm to 5  $\mu\text{m}$ , more preferably approximately 40 nm to 1  $\mu\text{m}$ . The intermediate layer is formed for various purposes. For example, an intermediate layer which performs at

least one of functions as a protective layer for protecting the layer to be transferred 140 physically or chemically, an insulating layer, a conductive layer, a light blocking layer for laser light, a barrier layer for preventing migration, and a reflective layer can be given.

- 5 [0123] Note that, according to the circumstances, the gate electrode 540, the gate insulating film 542, and the like may be formed directly on the first separation layer 404 without the formation of the intermediate layer such as the SiO<sub>2</sub> film.

[0124] In this embodiment, further, a contact hole 553 is formed through the intermediate layer 559 and the first separation layer 404 and is filled with a source  
10 electrode material, and then an exposed end portion 522 which is exposed when a lower layer of the first separation layer 404 is removed is formed. Note that the exposed end portion 522 (not shown) of the gate electrode 540 is formed by filling the contact hole provided in the intermediate layer 559 with a gate electrode material.

- [0125] (Step 2) Next, as illustrated in FIG. 24, for example, a hot-melt adhesive layer  
15 410 is formed as a second separation layer on the layer to be transferred 400. At this time, the step difference generated on a surface layer of the amorphous silicon TFT is planarized by the hot-melt adhesive 410.

[0126] As this hot-melt adhesive 410, an adhesive which causes little fear of contamination of a thin film electrode with impurity (such as sodium or potassium), for  
20 example electron wax such as Proof Wax (product name) can be given.

- [0127] (Step 3) Moreover, as illustrated in FIG. 24, a primary transfer body 420 is attached onto the hot-melt adhesive layer 410 serving as the second separation layer. Since this primary transfer body 420 is attached after the fabrication of the second layer to be transferred 400, there is no limitation on the process temperature and the like at  
25 the fabrication of the second layer to be transferred 400 and only the shape-keeping property at normal temperature is necessary. In this embodiment, a material with the shape-keeping property which is relatively inexpensive is used, such as a glass substrate or a synthetic resin.

- [0128] (Step 4) Next, light irradiation is performed from a rear surface side of the  
30 transparent substrate 402 as indicated by arrow A in FIG. 25.

[0129] This light is delivered to the first separation layer 404 after transmitting through the transparent substrate 402. Accordingly, peeling in layer and/or interface peeling

occurs in the first separation layer, so that the bonding strength is decreased or eliminated.

[0130] Next, force is applied to the transparent substrate 402 as indicated by arrow B in FIG. 25, so that this substrate 402 is detached from the first separation layer 404.

5 [0131] (Step 5) Next, the first separation layer 404 remaining on a bottom surface of the layer to be transferred 400 is removed by, for example, cleaning, etching, ashing, polishing, or the like or a combination of these methods. Thus, the second layer to be transferred (thin-film device layer) 400 is primarily transferred to the primary transfer body 420 as illustrated in FIG. 26. At this time, part of the source electrode 552 is  
10 exposed through the contact hole 553 and the exposed end portion 522 is formed. The gate electrode 540 is also partly exposed in a similar manner.

[0132] Note that in the case where part of the first separation layer 404 also adheres to the detached transparent substrate 402, it is removed in a similar manner. In the case where, for example, the substrate 402 is made of an expensive material or a rare  
15 material such as quartz glass, the substrate 402 is preferably subjected to reuse (recycle). That is, the present invention can be applied to the substrate 402 to be reused and is therefore highly useful.

[0133] (Step 6) Next, as illustrated in FIG. 27, the second layer to be transferred 400 is bonded onto the card substrate 20 via a conductive adhesive layer 430. At this time,  
20 the wiring 29 formed in advance on the card substrate 20 faces with the exposed end portion 522 of the second layer to be transferred 400.

[0134] As the conductive adhesive layer 430, an ACF is used in a manner similar to Second Embodiment, and the exposed end portion 522 and the wiring 29 are electrically connected to each other via conductive particles 431 interposed therebetween and  
25 heated and pressured.

[0135] Note that the card substrate 20 serving as a secondary transfer body may be either a flat plate or a curved plate. Further, the card substrate 20 serving as a secondary transfer body may be inferior to the substrate 402 for forming the second layer to be transferred 400 in characteristic such as heat resistance or corrosion  
30 resistance. This is because the second layer to be transferred 400 is formed on the substrate 402 side and then the second layer to be transferred 400 is transferred to the card substrate 20 serving as the secondary transfer body; therefore, the characteristics

required for this card substrate 20, the heat resistance in particular, does not depend on the temperature condition and the like at the formation of the second layer to be transferred 400. The same can be applied to the primary transfer body 420.

[0136] Therefore, as the constituent material of the primary and secondary transfer  
5 bodies 420 and 20, a material whose glass transition point (T<sub>g</sub>) or softening point is lower than or equal to T<sub>max</sub>, which is the maximum temperature at the formation of the second layer to be transferred 400, can be used. For example, for the primary and secondary transfer bodies 420 and 20, a material whose glass transition point (T<sub>g</sub>) or softening point is preferably 800 °C or lower, more preferably 500 °C or lower, much  
10 more preferably 320 °C or lower can be used.

[0137] (Step 7) Next, the hot-melt resin layer 410 is melted by heat and the layer to be transferred 400 is detached from the primary transfer body 420 along this hot-melt resin layer 410. Moreover, the hot-melt resin layer 410 remaining on a bottom surface of the TFT is removed by, for example, an organic solvent. Accordingly, the second layer  
15 to be transferred 400 is transferred to the card substrate 20 serving as the secondary transfer body as illustrated on the right part of FIG. 28. The state of the right part of FIG. 28 is the same as the state where the substrate 402 and the first separation layer 404 illustrated in FIG. 23 is replaced by the card substrate 20 serving as the secondary transfer body and the conductive adhesive 430. Therefore, the layered relationship of  
20 the second layer to be transferred 400 with respect to the substrate 402 used in the process for manufacturing the TFT is ensured on the card substrate which is the secondary transfer body. Accordingly, the pixel electrode 556 is exposed and the substrate can be used as an active matrix substrate.

[0138] Note that, in the case where there is no inconvenience even if the primary  
25 transfer body is provided as the IC card, especially in the case where the primary transfer body is plastics or the like, the primary transfer body is not necessarily detached. In this case, there is no necessity of separating the second separation layer 140 later; therefore, the second separation layer 140 may be a layer which functions as a bonding layer.

[0139] (Step 8) Then, as illustrated in the left part of FIG. 28, the first layer to be  
30 transferred 140 where various circuits and wirings of FIG. 21(A) are formed is attached



onto the card substrate 20 via a conductive adhesive layer 440. At this time, the wirings 26 and 29 (the wiring 26 is not shown in FIG. 28) formed in advance on the card substrate 20 face with the exposed end portion 141 of the first layer to be transferred 140.

- 5 [0140] An ACF is used for the conductive adhesive layer 440 and the exposed end portion 141 and the wirings 26 and 29 are electrically connected to each other via conductive particles 441 interposed therebetween and heated and pressured.

[0141] (Step 9) As illustrated in the left part of FIG. 28, for example, irradiation with Xe-CI excimer laser light is performed from a rear surface of the light-transmitting substrate 100. Thus, peeling occurs in the separation layer 120 and/or at the interface thereof. As a result, the bonding strength of the separation layer 120 is decreased; therefore, the substrate 100 is detached from the first layer to be transferred 140 along this separation layer 120.

- [0142] Further, the separation layer 120 is removed by etching. Thus, as illustrated in FIG. 21(A), the first and second layers to be transferred 140 and 400 are transferred onto the card substrate 20 in a state where they have conduction with the wirings 26 and 29.

[0143] (Step 10) Lastly, the liquid crystal display portion 70 is manufactured by using the second layer to be transferred 400 which functions as this active matrix layer. In this case, as FIG. 29 illustrates, the second layer to be transferred 400 serving as the active matrix layer and a counter substrate 230 where a common transparent electrode 232 is formed are attached to each other with a sealing material 234, and an enclosure step for enclosing a liquid crystal 236 therebetween is carried out. In the case, in advance, an orientation film is formed on a surface of the second layer to be transferred 400 and an orientation process is performed. As for the counter substrate 230, in a similar manner, an orientation process is performed on a surface of the transparent common electrode 232.

- [0144] After that, the surface of the counter substrate 230 is provided with a polarizing plate and the surface of the card substrate 20 except the liquid crystal display portion 70 is covered with a protective film. Thus, the IC card is completed.

30 [0145] Note that, in Fifth Embodiment, the second layer to be transferred 400 is transferred onto the card substrate 20 by performing the transfer twice; however, the transfer may be performed once in a manner similar to the case of the first layer to be

transferred 140. In this case, it may be constructed so that the pixel electrode is exposed by performing the transfer once.

[0146] Moreover, the pixel electrode 556 may be formed so as to be connected to the TFT after the transfer of the layer to be transferred 400.

- 5 [0147] Further, the liquid crystal display portion 70 is not necessarily limited to an active matrix liquid crystal display device but may be a liquid crystal display portion that displays fixed patterns such as numerals and characters.

[0148] The application of the present invention to the IC card has been described so far. However, the present invention is not limited to the IC card but can be applied to a thin

- 10 film integrated circuit which is not a card form and which can be manufactured by a similar manufacturing method.

[0149]

[Example] Next, specific examples regarding the fabrication of the layer to be transferred 140 are described.

- 15 [0150] (Example 1) A quartz substrate of 50 mm vertical  $\times$  50 mm horizontal  $\times$  1.1 mm thick (softening point: 1630 °C, strain point: 1070 °C, transmittance of an excimer laser: almost 100 %) was prepared and one surface of this quartz substrate was provided with an amorphous silicon (a-Si) film as a separation layer (laser light absorption layer) by a low-pressure CVD method ( $\text{Si}_2\text{H}_6$  gas, 425 °C). The thickness of the separation layer
- 20 was 100 nm.

[0151] Next, an  $\text{SiO}_2$  film was formed as an intermediate layer on the separation layer by an ECR-CVD method ( $\text{SiH}_4 + \text{O}_2$  gas, 100 °C). The thickness of the intermediate layer was 200 nm.

- [0152] Next, an amorphous silicon film with a thickness of 50 nm was formed on the
- 25 intermediate layer as a layer to be transferred by a low-pressure CVD method ( $\text{Si}_2\text{H}_6$  gas, 425 °C), and this amorphous silicon film was irradiated with laser light (a wavelength of 308 nm) and crystallized so as to be a polysilicon film. After that, this polysilicon film was made into a predetermined pattern, whereby regions serving as a source · a drain · a channel of a thin film transistor were formed. After that, a gate insulating film  $\text{SiO}_2$
- 30 was formed by thermally oxidizing a surface of the polysilicon film at a high temperature of 1000 °C or more; then, a gate electrode (a structure in which a

high-melting-point metal such as Mo was stacked on polysilicon) was formed on the gate insulating film. Ion implantation was performed using the gate electrode as a mask, whereby source · drain regions were formed in a self-aligning manner (self-align). Thus, a thin film transistor was formed. After this, electrodes and wirings which are connected to the source · drain regions, and a wiring which leads to the gate electrode were formed. Al is used for these electrodes and wirings, but there is no limitation to this. Moreover, in the case where there is a concern of Al melting due to laser irradiation in a later step, metal with higher melting point than Al (metal that does not melt by laser irradiation in a later step) may be used. A passivation film was formed lastly; at this time, end portions of a source wiring and a gate wiring were exposed.

[0153] Next, a conductive adhesive was applied onto the thin film transistor and to that applied film, a card substrate made from plastics was bonded as a transfer body. The card substrate was provided with a wiring pattern in advance, and in order to achieve conduction with the wiring pattern, the bonding was performed after alignment was carried out in advance.

[0154] Next, irradiation with Xe-Cl excimer laser (wavelength: 308 nm) was performed from a quartz substrate side. Thus, peeling (peeling in layer and interface peeling) occurred in the separation layer. The energy density of the irradiation Xe-Cl excimer laser was  $250 \text{ mJ/cm}^2$  and the irradiation time was 20 nsec. Note that the irradiation with the excimer laser includes spot-beam irradiation and linear-beam irradiation. In the case of the spot-beam irradiation, spot irradiation is performed on a predetermined unit region (for example,  $8 \text{ mm} \times 8 \text{ mm}$ ). Note that, in the case of the linear-beam irradiation, the same applies to a predetermined unit region (for example,  $378 \text{ mm} \times 0.1 \text{ mm}$  or  $378 \text{ mm} \times 0.3 \text{ mm}$  (these are region where 90 % or more of energy can be obtained.))

[0155] After this, the quartz substrate and the card substrate (transfer body) were detached at the separation layer, and then the thin film transistor and the intermediate layer formed on the quartz substrate were transferred onto the card substrate side.

[0156] After that, the separation layer which adhered to a surface of the intermediate layer on the card substrate side was removed by etching, cleaning, or a combination thereof. Further, similar treatment was performed on the quartz substrate so that they

were reused.

[0157] (Example 2) A thin film transistor was transferred in a manner similar to Example 1 except that an amorphous silicon film including H (hydrogen) at 20 at.% was formed as the separation layer.

- 5 [0158] Note that the amount of H in the amorphous silicon film was adjusted by setting the condition for the deposition in a low-pressure CVD method as appropriate.

[0159] (Example 3) A thin film transistor was transferred in a manner similar to Example 1 except that a ceramic thin film (composition:  $\text{PbTiO}_3$ , film thickness: 200 nm) was formed as the separation layer by a sol-gel method utilizing spin coating.

- 10 [0160] (Example 4) A thin film transistor was transferred in a manner similar to Example 1 except that a ceramic thin film (composition:  $\text{BaTiO}_3$ , film thickness: 400 nm) was formed as the separation layer by sputtering.

[0161] (Example 5) A thin film transistor was transferred in a manner similar to Example 1 except that a ceramic thin film (composition:  $\text{Pb}(\text{Zr}, \text{Ti})\text{O}_3$  (PZT), film thickness: 50 nm) was formed as the separation layer by a laser ablation method.

- 15 [0162] (Example 6) A thin film transistor was transferred in a manner similar to Example 1 except that a polyimide film (film thickness: 200 nm) was formed as the separation layer by spin coating.

[0163] (Example 7) A thin film transistor was transferred in a manner similar to Example 1 except that a polyphenylene sulfide film (film thickness: 200 nm) was formed as the separation layer by spin coating.

- 20 [0164] (Example 8) A thin film transistor was transferred in a manner similar to Example 1 except that an Al layer (film thickness: 300 nm) was formed as the separation layer by sputtering.

- 25 [0165] (Example 9) A thin film transistor was transferred in a manner similar to Example 2 except that a Kr-F excimer laser (wavelength: 248 nm) was used as the irradiation light. Note that the energy density of the irradiation laser was  $250 \text{ mJ/cm}^2$  and the irradiation time was 20 nsec.

- 30 [0166] (Example 10) A thin film transistor was transferred in a manner similar to Example 2 except that a Nd-YAIG laser (wavelength: 1068 nm) was used as the irradiation light. Note that the energy density of the irradiation laser was  $400 \text{ mJ/cm}^2$  and the irradiation time was 20 nsec.

- [0167] (Example 11) A thin film transistor was transferred in a manner similar to Example 1 except that a polysilicon film (film thickness: 80 nm) formed at 1000 °C through a high-temperature process was used as the layer to be transferred.
- 5 [0168] (Example 12) A thin film transistor was transferred in a manner similar to Example 1 except that a transparent substrate made from polycarbonate (glass transition point: 130 °C) was used as the transfer body.
- [0169] (Example 13) A thin film transistor was transferred in a manner similar to Example 2 except that a transparent substrate made from an AS resin (glass transition point: 70 ~ 90 °C) was used as the transfer body.
- 10 [0170] (Example 14) A thin film transistor was transferred in a manner similar to Example 3 except that a transparent substrate made from polymethyl methacrylate (glass transition point: 70 ~ 90 °C) was used as the transfer body.
- [0171] (Example 15) A thin film transistor was transferred in a manner similar to Example 5 except that a transparent substrate made from polyethylene terephthalate
- 15 (glass transition point: 67 °C) was used as the transfer body.
- [0172] (Example 16) A thin film transistor was transferred in a manner similar to Example 6 except that a transparent substrate made from high-density polyethylene (glass transition point: 77 ~ 90 °C) was used as the transfer body.
- (Example 17) A thin film transistor was transferred in a manner similar to Example 9
- 20 except that a transparent substrate made from polyamide (glass transition point: 145 °C) was used as the transfer body.
- [0173] (Example 18) A thin film transistor was transferred in a manner similar to Example 10 except that a transparent substrate made from an epoxy resin (glass transition point: 120 °C) was used as the transfer body.
- 25 [0174] (Example 19) A thin film transistor was transferred in a manner similar to Example 11 except that a transparent substrate made from polymethyl methacrylate (glass transition point: 70 ~ 90 °C) was used as the transfer body.
- [0175] According to visual observation on the state of each transferred thin film transistor with naked eyes and a microscope regarding Examples 1 ~ 19, each of them
- 30 had no defect and no unevenness and was transferred uniformly.
- [0176] As described above, a card substrate can be selected without limitation on the

substrate used in the manufacture with the use of the transfer technique and a thin and lightweight thin film integrated circuit device such as an IC card and moreover a flexible IC card can be provided according to the present invention.

[0177]

5 [Brief Description of the Drawings]

[FIG. 1] a plan view schematically illustrating an IC card according to First Embodiment of the present invention.

[FIG. 2] a cross-sectional view illustrating a first step in First and Second Embodiments of a method for manufacturing an IC card according to the present invention.

10 [FIG. 3] (A) and (B) cross-sectional views illustrating second and third steps in First Embodiment of a method for manufacturing an IC card of the present invention.

[FIG. 4] a cross-sectional view illustrating a fourth step in First and Second Embodiments of a method for manufacturing an IC card of the present invention.

15 [FIG. 5] a cross-sectional view illustrating a fifth step in First and Second Embodiments of a method for manufacturing an IC card of the present invention.

[FIG. 6] a cross-sectional view illustrating a sixth step in First and Second Embodiments of a method for manufacturing an IC card of the present invention.

[FIG. 7] a diagram illustrating change in transmittance of a substrate in FIG. 3 with respect to a wavelength of laser light.

20 [FIG. 8] a cross-sectional view illustrating a second step in Second Embodiment of a method for manufacturing an IC card of the present invention.

[FIG. 9] a cross-sectional view illustrating a third step in Second Embodiment of a method for manufacturing an IC card of the present invention.

25 [FIG. 10] a cross-sectional view illustrating a fourth step in Second Embodiment of a method for manufacturing an IC card of the present invention.

[FIG. 11] a cross-sectional view illustrating a fifth step in Second Embodiment of a method for manufacturing an IC card of the present invention.

[FIG. 12] a cross-sectional view illustrating a sixth step in Second Embodiment of a method for manufacturing an IC card of the present invention.

30 [FIG. 13] a cross-sectional view illustrating a seventh step in Second Embodiment of a method for manufacturing an IC card of the present invention.

[FIG. 14] a cross-sectional view illustrating an eighth step in Second Embodiment of a

method for manufacturing an IC card of the present invention.

[FIG. 15] a cross-sectional view illustrating a ninth step in Second Embodiment of a method for manufacturing an IC card of the present invention.

[FIG. 16] a drawing for describing a tenth step for performing an inspection step and a dicing step using a semiconductor wafer where a number of layers to be transferred are formed simultaneously.

[FIG. 17] a cross-sectional view illustrating an eleventh step in Second Embodiment of a method for manufacturing an IC card of the present invention.

[FIG. 18] a cross-sectional view illustrating a twelfth step in Second Embodiment of a method for manufacturing an IC card of the present invention.

[FIG. 19] a drawing illustrating a thirteenth step in Second Embodiment of a method for manufacturing an IC card of the present invention.

[FIG. 20] (A) ~ (C) plan views schematically illustrating IC cards according to Third Embodiment of the present invention.

[FIG. 21] (A) and (B) plan views schematically illustrating IC cards according to Fourth Embodiment of the present invention.

[FIG. 22] a plan view schematically illustrating an IC card according to Fifth Embodiment of the present invention.

[FIG. 23] a cross-sectional view illustrating a first step in Fifth Embodiment of a method for manufacturing an IC card of the present invention.

[FIG. 24] a cross-sectional view illustrating second and third steps in Fifth Embodiment of a method for manufacturing an IC card of the present invention.

[FIG. 25] a cross-sectional view illustrating a fourth step in Fifth Embodiment of a method for manufacturing an IC card of the present invention.

[FIG. 26] a cross-sectional view illustrating a fifth step in Fifth Embodiment of a method for manufacturing an IC card of the present invention.

[FIG. 27] a cross-sectional view illustrating a sixth step in Fifth Embodiment of a method for manufacturing an IC card of the present invention.

[FIG. 28] a cross-sectional view illustrating seventh ~ ninth steps in Fifth Embodiment of a method for manufacturing an IC card of the present invention.

[FIG. 29] a cross-sectional view illustrating a tenth step in Fifth Embodiment of a

method for manufacturing an IC card of the present invention.

[Reference Numerals]

- 10: IC card,
- 12: terminal,
- 5 14: I/O,
- 16: ROM,
- 18A ~ 18D: wirings,
- 20: card substrate,
- 22 ~ 29: wirings,
- 10 30: memory
- 32, 34: wirings,
- 40: CPU,
- 43, 44, 46: wirings,
- 50: I/O,
- 15 60: display driver circuit,
- 70: display portion,
- 80: solar cell,
- 100: substrate (substrate for manufacture),
- 120: separation layer (laser absorption layer),
- 20 140: layer to be transferred (first layer to be transferred),
- 141: exposed end portion (electrode exposed portion),
- 160, 430, 440: conductive adhesive layers,
- 220: liquid crystal,
- 230: counter substrate,
- 25 300: transfer substrate,
- 400: second layer to be transferred,
- 402: substrate for manufacture,
- 410: second separation layer,
- 420: primary transfer body,
- 30 556: pixel electrode, and
- 559: first separation layer.



*Continued from the front page*

(51) Int.Cl.<sup>6</sup>      Identification Code      FI

H05K 3/20